210793US2SRD Docket No.

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

GAU:

EXAMINER:

IN RE APPLICATION OF: Shoji OTAKA

SERIAL NO: New Application FILED:

FOR:

Herewith

IMAGE SUPPRESSION FILTER CIRCUIT

REQUEST FOR PRIORITY

ASSISTANT COMMISSIONER FOR PATENTS WASHINGTON, D.C. 20231

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number, filed, is claimed pursuant to the provisions of 35 U.S.C. §120.
- ☐ Full benefit of the filing date of U.S. Provisional Application Serial Number, filed, is claimed pursuant to the provisions of 35 U.S.C. §119(e).
- Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

COUNTRY

APPLICATION NUMBER

MONTH/DAY/YEAR

Japan

2000-203655

July 5, 2000

Certified copies of the corresponding Convention Application(s)

- are submitted herewith
- □ will be submitted prior to payment of the Final Fee
- were filed in prior application Serial No. filed
- were submitted to the International Bureau in PCT Application Number. Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and
 - (B) Application Serial No.(s)
 - are submitted herewith
 - will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND, MAIER & NEUSTADT, P.C.

Marvin J. Spivak

Registration No. 24,913

Philippe J. C. Signore, Ph.D. Registration No. 43,922

Tel. (703) 413-3000 Fax. (703) 413-2220 (OSMMN 10/98)

I:\user\TPHAM\just files\210793 pd.wpd

日本国特許庁 JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出願年月日

Date of Application:

2000年 7月 5日

出願番号

Application Number:

特願2000-203655

出 願 人 Applicant(s):

株式会社東芝

2001年 4月27日

特許庁長官 Commissioner, Japan Patent Office





′特2'000-203655

【書類名】

特許願

【整理番号】

13B0030551

【提出日】

平成12年 7月 5日

【あて先】

特許庁長官殿

【国際特許分類】

H01Q 3/42

【発明の名称】

イメージ除去フィルタ回路

【請求項の数】

【発明者】

神奈川県川崎市幸区小向東芝町1番地 株式会社東芝 【住所又は居所】

研究開発センター内

【氏名】

大高 章二

【特許出願人】

【識別番号】

000003078

【氏名又は名称】 株式会社 東芝

【代理人】

【識別番号】

100081732

【弁理士】

【氏名又は名称】

大胡 典夫

【選任した代理人】

【識別番号】 100075683

【弁理士】

【氏名又は名称】 竹花 喜久男

【選任した代理人】

【識別番号】

100084515

【弁理士】

【氏名又は名称】 宇治 弘

【手数料の表示】

【予納台帳番号】

009427

【納付金額】

21,000円

【提出物件の目録】

【物件名】

明細書 1

【物件名】

図面 1

【物件名】

要約書 1

【包括委任状番号】 0001435

【プルーフの要否】

【書類名】 明細書

【発明の名称】 イメージ除去フィルタ回路

【特許請求の範囲】

【請求項1】

同相入力信号が入力され、前記同相入力信号に対して実質的に同じ移相成分に 変換された第1の出力信号及び前記同相入力信号に対して実質的に直交する移相 成分に変換された第2の出力信号を出力する第1の移相器と、

前記同相入力信号に対して実質的に直交する移相成分を有する直交入力信号が 入力され、前記直交入力信号に対して実質的に同じ移相成分に変換された第3の 出力信号及び前記直交入力信号に対して実質的に直交する移相成分に変換された 第4の出力信号を出力する第2の移相器と、

前記第1の出力信号から前記第4の出力信号を減算し、この減算結果を減算信 号として出力する第1の減算回路と、

前記第2の出力信号及び前記第3の出力信号を加算し、この加算結果を加算信号として出力する第1の加算回路と、

前記減算信号が入力され、前記減算信号に対して実質的に同じ移相成分に変換された第5の出力信号及び前記減算信号に対して実質的に直交する移相成分に変換された第6の出力信号を出力する第3の移相器と、

前記加算信号が入力され、前記加算信号に対して実質的に同じ移相成分に変換された第7の出力信号及び前記加算信号に対して実質的に直交する移相成分に変換された第8の出力信号を出力する第4の移相器と、

前記第5の出力信号から前記第8の出力信号を減算し、この減算結果を前記同相入力信号に対して実質的に同じ移相成分を有する同相出力信号として出力する第2の減算回路と、

前記第6の出力信号及び前記第7の出力信号とを加算し、この加算結果を前記 直交入力信号に対して実質的に同じ移相成分を有する直交出力信号として出力す る第2の加算回路とを具備することを特徴とするイメージ除去フィルタ回路。

【請求項2】

前記第1の出力信号及び前記第4の出力信号はそれぞれバッファ回路を介して

前記第1の減算回路に入力され、前記第2の出力信号及び前記第3の出力信号は それぞれバッファ回路を介して前記第1の加算回路に入力されることを特徴とす る請求項1記載のイメージ除去フィルタ回路。

【請求項3】

前記第5の出力信号及び前記第8の出力信号はそれぞれバッファ回路を介して前記第2の減算回路に入力され、前記第6の出力信号及び前記第7の出力信号はそれぞれバッファ回路を介して前記第2の加算回路に入力されることを特徴とする請求項1或いは請求項2記載のイメージ除去フィルタ回路。

【請求項4】

前記バッファ回路は、差動回路構成をした電圧電流変換回路を用いて構成され、前記加算回路或いは前記減算回路は電流モードで加算或いは減算を行なうことを特徴とする請求項2或いは請求項3記載のイメージ除去フィルタ回路。

【請求項5】

前記第1の移相器、前記第2の移相器、前記第3の移相器及び前記第4の移相器は、第1の抵抗と、前記第1の抵抗の一端に接続された第1端と、前記第1端に一端が接続された第1のキャパシタと、前記第1のキャパシタの他端に接続された第2端と、前記第2端に一端が接続された第2の抵抗と、前記第2の抵抗の他端に接続された第3端と、前記第3端に一端が接続された第2のキャパシタと、前記第2のキャパシタの他端に接続された第4端と前記第4端と前記第1の抵抗の他端とが接続されたブリッジ回路をそれぞれ具備し、

前記第1の移相器において、前記同相入力信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として入力され、前記第1の出力信号は前記ブリッジ回路の前記第3端の電位として出力され、前記第2の出力信号は前記ブリッジ回路の前記第1端の電位として出力され、

前記第2の移相器において、前記直交入力信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として入力され、前記第3の出力信号は前記ブリッジ回路の前記第3端の電位として出力され、前記第4の出力信号は前記ブリッジ回路の前記第1端の電位として出力され、

前記第3の移相器において、前記減算信号は前記ブリッジ回路の前記第4端及

び前記第2端間の電位差として入力され、前記第5の出力信号は前記ブリッジ回路の前記第3端の電位として出力され、前記第6の出力信号は前記ブリッジ回路の前記第1端の電位として出力され、

前記第4の移相器において、前記加算信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として入力され、前記第7の出力信号は前記ブリッジ回路の前記第3端の電位として出力され、前記第8の出力信号は前記ブリッジ回路の前記第1端の電位として出力されたことを特徴とする請求項1、請求項2、請求項3及び請求項4のいずれかに記載のイメージ除去フィルタ回路。

【請求項6】

前記第1の移相器、前記第2の移相器、前記第3の移相器及び前記第4の移相器は、第1の抵抗と、前記第1の抵抗の一端に接続された第1端と、前記第1端に一端が接続された第1のキャパシタと、前記第1のキャパシタの他端に接続された第2端と、前記第2端に一端が接続された第2の抵抗と、前記第2の抵抗の他端に接続された第3端と、前記第3端に一端が接続された第2のキャパシタと、前記第2のキャパシタの他端に接続された第4端と前記第4端と前記第1の抵抗の他端とが接続されたブリッジ回路をそれぞれ具備し、

前記第1の移相器において、前記同相入力信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として入力され、前記第1の出力信号は前記ブリッジ回路の前記第3端の電位として出力され、前記第2の出力信号は前記ブリッジ回路の前記第1端の電位として出力され、

前記第2の移相器において、前記直交入力信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として入力され、前記第3の出力信号は前記ブリッジ回路の前記第3端の電位として出力され、前記第4の出力信号は前記ブリッジ回路の前記第1端の電位として出力され、

前記第3の移相器において、前記減算信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として入力され、前記第5の出力信号は前記ブリッジ回路の前記第3端及び前記第1端間の電位差として出力され、前記第6の出力信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として出力され、

前記第4の移相器において、前記加算信号は前記ブリッジ回路の前記第4端及

び前記第2端間の電位差として入力され、前記第7の出力信号は前記ブリッジ回路の前記第3端及び前記第1端間の電位差として出力され、前記第8の出力信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として出力されたことを特徴とする請求項1、請求項2、請求項3及び請求項4のいずれかに記載のイメージ除去フィルタ回路。

【請求項7】

前記第1の移相器、前記第2の移相器、前記第3の移相器及び前記第4の移相器は、第1の抵抗と、前記第1の抵抗の一端に接続された第1端と、前記第1端に一端が接続された第1のキャパシタと、前記第1のキャパシタの他端に接続された第2端と、前記第2端に一端が接続された第2の抵抗と、前記第2の抵抗の他端に接続された第3端と、前記第3端に一端が接続された第2のキャパシタと、前記第2のキャパシタの他端に接続された第4端と前記第4端と前記第1の抵抗の他端とが接続されたブリッジ回路をそれぞれ具備し、

前記第1の移相器において、前記同相入力信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として入力され、前記第1の出力信号は前記ブリッジ回路の前記第3端及び前記第1端間の電位差として出力され、前記第2の出力信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として出力され

前記第2の移相器において、前記直交入力信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として入力され、前記第3の出力信号は前記ブリッジ回路の前記第3端及び前記第1端間の電位差として出力され、前記第4の出力信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として出力され

前記第3の移相器において、前記減算信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として入力され、前記第5の出力信号は前記ブリッジ回路の前記第3端の電位として出力され、前記第6の出力信号は前記ブリッジ回路の前記第1端の電位として出力され、

前記第4の移相器において、前記加算信号は前記ブリッジ回路の前記第4端及 び前記第2端間の電位差として入力され、前記第7の出力信号は前記ブリッジ回 路の前記第3端の電位として出力され、前記第8の出力信号は前記ブリッジ回路 の前記第1端の電位として出力されたことを特徴とする請求項1、請求項2、請 求項3及び請求項4のいずれかに記載のイメージ除去フィルタ回路。

【請求項8】

前記第1の移相器、前記第2の移相器、前記第3の移相器及び前記第4の移相器は、第1の抵抗と、前記第1の抵抗の一端に接続された第1端と、前記第1端に一端が接続された第1のキャパシタと、前記第1のキャパシタの他端に接続された第2端と、前記第2端に一端が接続された第2の抵抗と、前記第2の抵抗の他端に接続された第3端と、前記第3端に一端が接続された第2のキャパシタと、前記第2のキャパシタの他端に接続された第4端と前記第4端と前記第1の抵抗の他端とが接続されたブリッジ回路をそれぞれ具備し、

前記第1の移相器において、前記同相入力信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として入力され、前記第1の出力信号は前記ブリッジ回路の前記第3端及び前記第1端間の電位差として出力され、前記第2の出力信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として出力され

前記第2の移相器において、前記直交入力信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として入力され、前記第3の出力信号は前記ブリッジ回路の前記第3端及び前記第1端間の電位差として出力され、前記第4の出力信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として出力され

前記第3の移相器において、前記減算信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として入力され、前記第5の出力信号は前記ブリッジ回路の前記第3端及び前記第1端間の電位差として出力され、前記第6の出力信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として出力され、

前記第4の移相器において、前記加算信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として入力され、前記第7の出力信号は前記ブリッジ回路の前記第3端及び前記第1端間の電位差として出力され、前記第8の出力信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として出力されたこ

とを特徴とする請求項1、請求項2、請求項3及び請求項4のいずれかに記載の イメージ除去フィルタ回路。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】

本発明はイメージ除去フィルタ回路に関する。

[0002]

【従来の技術】

近年、携帯電話やPHS等の無線システム用端末が多く普及してきている。この無線システムのひとつに無線端末と基地局間とを無線で交信し、基地局同士を有線で交信するシステムがある。

[0003]

基地局と電波によって送受信するための無線端末の簡単な構成は、アンテナー低雑音増幅器-周波数変換器-中間周波数バンドパスフィルタ(IF-BPF)-中間周波数ミキサー(IF-MIX)-ローパスフィルタ(LPF)-AD変換器(A/D)が接続された回路構成のヘテロダイン方式が一般的である。

[0004]

無線端末は、このような回路構成によって、基地局から飛んできた高周波電波 RFを無線端末のアンテナにより高周波電気信号として受信し、低雑音増幅器に より増幅する。この増幅された高周波電気信号を周波数変換器により高周波RF から中間周波数IFに周波数変換し、中間周波数バンドパスフィルタによってフィルタリングして、中間周波数ミキサ、ローパスフィルタと処理しAD変換器に よってデジタル信号化する。

[0005]

無線端末に必要な集積回路として、所望の周波数に混入してしまうイメージ信号を除去するためのイメージ除去フィルタ回路がある。

[0006]

イメージ信号とは、受信される電波(所望波とノイズが混在)が周波数変換器 によって、高周波から中間周波数に変換される際、所望波が変換される中間周波 数帯と同一の周波数帯に変換されるノイズ周波数の信号である。

[0007]

周波数変換器は、所望波の周波数からローカル周波数を減じた差を中間周波数として出力する。しかしながらこの周波数変換器は、ローカル信号からこの中間周波数帯を引いた帯域の周波数をも同じ中間周波数帯に変換してしまう。この周波数体がイメージ波であり、この不必要な信号がノイズとなる。

[0008]

イメージ信号の種類としては、いろいろなシステムでいろいろな周波数の信号を送受しており、あるシステムの所望波にとって、別なあるシステムの所望波が 干渉波となり、それがイメージ信号となる。

[0009]

また、雑音の点で考えると、トランジスタ自体がだす広帯域な雑音がイメージ 信号になる。広帯域な雑音としては、熱雑音やショット雑音等がある。

[0010]

このようなイメージ信号は、周波数変換された所望波と同じ周波数帯域に重なってきてしまう。したがって所望波以外は、全て不要波となるが、同じ周波数にイメージ信号は所望波と同じ周波数に変換されてしまうために、イメージ信号を除去するためのイメージ除去フィルタ回路が必要である。

[0011]

図15に、前述した無線端末の受信システムのうち、周波数変換器部にイメージ除去フィルタ回路を含む回路図を示す。

[0012]

図15中1は局部発振信号(ローカル信号) LO_{RF}、2は周波数変換器、3 、4は入力信号を90度移相変換する90度移相器、5は加算器を示す。

[0013]

図15に示すように、先ず高周波RF信号を2つに分配し、周波数変換器及び局部発振信号1に接続された90度移相器3により一方を余弦波のローカル信号で周波数変換し同相信号、もう一方を正弦波のローカル信号で周波数変換し直交信号とする(直交復調器の出力である同相/直交信号化)。ここで、余弦波と正

弦波は90度移相器3により生成される。

[0014]

次に、正弦波で周波数変換された直交信号を90度移相器4によりさらに90 度移相を遅らせ、余弦波で周波数変換された同相信号と加算器5により加算する と、所望波に対するイメージ波が打ち消される。

[0015]

このイメージ除去フィルタ回路の動作原理を説明するために、例えばイメージ 信号と所望波信号が来た場合を考える。

[0016]

イメージ信号を除去しないで単純にローカル信号で周波数変換すると、信号の 折り返しが生じ、所望波信号とイメージ信号が同一の周波数に変換される。つま り、所望波信号がイメージ信号により汚される。そこでイメージ抑圧を行なうと 、所望波信号は維持したまま、イメージ波を小さくすることができる。

[0017]

いいかえると所望波信号の変換利得を1とすると、イメージ波の変換利得を1 以下の小さい数字(たとえば0.01程度)にすることができる。これにより所望 波信号がイメージ波により汚されるのを防ぐことができる。

[0018]

このイメージ除去フィルタでは、IC化によりインダクタやキャパシタのクオリティファクタが低下しても、ある程度良好なフィルタ機能を達成できる。

[0019]

図16、図17に、このようなイメージ除去フィルタ回路に用いられるCR移 相器の例を示す。

[0020]

先ず、図16(a)に示すように、このCR移相器は、第1の抵抗R105と、この第1の抵抗R105の一端に接続された第1端101と、この第1端に一端が接続された第1のキャパシタC106と、この第1のキャパシタC106の他端に接続された第2端102と、この第2端102に一端が接続された第2の抵抗R107と、この第2の抵抗R107の他端に接続された第3端103と、

この第3端103に一端が接続された第2のキャパシタC108と、この第2のキャパシタC108の他端に接続された第4端104と、この第4端104と第1の抵抗R105の他端とが接続されたブリッジ回路を有する。

[0021]

このCRブリッジ回路の入力信号 V_{IN} は第4端104及び第2端102の電位差として入力され、出力信号 V_{I} (入力信号に対してほぼ同じ移相成分に変換された信号)、 V_{Q} (入力信号に対してほぼ直交する成分に変換された信号)がそれぞれ第3端及び第1端の電位として出力される。ここで第1及び第2の抵抗のR第1及び第2のキャパシタのC、入力信号 V_{IN} 及び出力信号 V_{I} , V_{Q} は、それぞれの記号を示すと共に、後で説明する数式の値としても用いる。また、この場合第1の抵抗と第2の抵抗の抵抗値は同じ値とした。また、この場合第1のキャパシタと第2のキャパシタは同じ値とした。

[0022]

このCR移相器は、図16(b)の入力周波数-出力振幅特性に示すように、入力される周波数の値によって、 V_I 、 V_Q の出力振幅が変わるが、図16(c)の入力周波数-出力移相特性に示すように、 V_I 、 V_Q の出力移相差は、入力周波数によらず一定に $\pi/2$ (90度)であり、高精度に移相変換している点に特徴がある。この特性は以下に示すこのCR移相器の伝達関数から明らかである。

[0023]

$$V_{I} / V_{IN} = R / (R + (1/j\omega C))$$
 (1)

$$V_{\Omega}/V_{IN} = (1/j\omega C)/(R + (1/j\omega C))$$
 (2)

この場合 V_I と V_Q の振幅比(振幅精度)は $1:1/j\omega C$ 、移相誤差は0度(正確に00度移相している)となる。

[0024]

このCR移相器は、移相精度が入力される周波数が広帯域にわたって高精度に一定であるが、出力振幅が一定でないので、広帯域に用いられる無線システムでは十分なフィルタ特性を得られない。以下、このCR移相器を高移相精度移相器と記す。

[0025]

図17はCR移相器の別の例である。図17(a)に示すように、このCR移相器は、第1の抵抗R105と、この第1の抵抗R105の一端に接続された第1端101と、この第1端に一端が接続された第1のキャパシタC106と、この第1のキャパシタC106の他端に接続された第2端102と、この第2端102に一端が接続された第2の抵抗R107と、この第2の抵抗R107の他端に接続された第3端103と、この第3端103に一端が接続された第2のキャパシタC108と、この第2のキャパシタC108の他端に接続された第4端104と、この第4端104と第1の抵抗R105の他端とが接続されたブリッジ回路を有する。

[0026]

このCRブリッジ回路の入力信号 V_{IN} は第4端104及び第2端102の電位差として入力され、出力信号 V_{I} (入力信号に対してほぼ同じ移相成分に変換された信号)は第3端103及び第1端101間の電位差として出力され、 V_{Q} (入力信号に対してほほ直交する成分に変換された信号)は第4端及び第2端間の電位差として出力される。ここで第1及び第2の抵抗のR第1及び第2のキャパシタのC、入力信号 V_{IN} 及び出力信号 V_{I} , V_{Q} は、それぞれの記号を示すと共に、後で説明する数式の値としても用いる。また、この場合第1の抵抗と第2の抵抗の抵抗値は同じ値とした。また、この場合第1のキャパシタと第2のキャパシタは同じ値とした。

[0027]

このCR移相器は、図17(b)の入力周波数-出力振幅特性に示すように、出力振幅比V_I/V_Qが入力周波数によらず高精度に一定であるが、図17(c)の入力周波数-出力移相特性に示すように、出力される移相差が入力周波数により変動される点が特徴である。この特性も、以下に示す移相器の伝達関数から明らかである。

[0028]

 $V_I/V_{IN}=V_I/V_Q=(R-(1/j\omega C))/(R+(1/j\omega C))$ (3) この場合 V_I と V_Q の振幅比(振幅精度)は1、移相誤差は $2 \tan^{-1}(1/(\omega CR))$ となる。

[0029]

このCR移相器は、出力振幅精度が広帯域周波数において高精度に一定であるが、出力移相精度が一定でないので、広帯域に用いられる無線システムとしては十分なフィルタ特性を得られない。以下、このCR移相器を高振幅精度移相器と記す。

[0030]

また、これまでの携帯無線システムでは所望波帯域が狭いため、90度移相器 の移相精度及び出力振幅精度が所定の狭い帯域のみ高ければよかった。しかしな がら、今後の無線システムでは情報量の増大が予想されるため、所望波帯域が広 帯域になり、90度移相器も広帯域で高精度を維持することが要求されるように なる。

[0031]

しかしながら図16及び図17に示した高移相精度移相器や高振幅精度移相器 では、周波数によりそれぞれ出力振幅や出力移相が変動してしまい、広帯域の無 線システムではイメージ抑圧比を高くできないという問題が生ずる。

[0032]

【発明が解決しようとする課題】

上記に示したように、図16及び図17に示す移相器では広帯域で移相精度、 振幅精度共に高くすることができず、広帯域無線システムに用いられるイメージ 除去フィルタをIC上で製作できなかった。

[0033]

本発明は、上記問題点を解決するためになされたものであり、広帯域無線システムにも用いることができるIC化されたイメージ除去フィルタ回路を提供することを目的とする。

[0034]

【課題を解決するための手段】

上記目的を達成するために、本発明は、同相入力信号が入力され、前記同相入力信号に対して実質的に同じ移相成分に変換された第1の出力信号及び前記同相 入力信号に対して実質的に直交する移相成分に変換された第2の出力信号を出力

する第1の移相器と、

前記同相入力信号に対して実質的に直交する移相成分を有する直交入力信号が 入力され、前記直交入力信号に対して実質的に同じ移相成分に変換された第3の 出力信号及び前記直交入力信号に対して実質的に直交する移相成分に変換された 第4の出力信号を出力する第2の移相器と、

前記第1の出力信号から前記第4の出力信号を減算し、この減算結果を減算信 号として出力する第1の減算回路と、

前記第2の出力信号及び前記第3の出力信号を加算し、この加算結果を加算信号として出力する第1の加算回路と、

前記減算信号が入力され、前記減算信号に対して実質的に同じ移相成分に変換された第5の出力信号及び前記減算信号に対して実質的に直交する移相成分に変換された第6の出力信号を出力する第3の移相器と、

前記加算信号が入力され、前記加算信号に対して実質的に同じ移相成分に変換された第7の出力信号及び前記加算信号に対して実質的に直交する移相成分に変換された第8の出力信号を出力する第4の移相器と、

前記第5の出力信号から前記第8の出力信号を減算し、この減算結果を同相出力信号として出力する第2の減算回路と、

前記第6の出力信号及び前記第7の出力信号とを加算し、この加算結果を直交 出力信号として出力する第2の加算回路とを具備することを特徴とするイメージ 除去フィルタ回路を提供する。

[0035]

また本発明は、前記第1の出力信号及び前記第4の出力信号はそれぞれバッファ回路を介して前記第1の減算回路に入力され、前記第2の出力信号及び前記第3の出力信号はそれぞれバッファ回路を介して前記第1の加算回路に入力されることを特徴とするイメージ除去フィルタ回路が望ましい。

[0036]

また本発明は、前記第5の出力信号及び前記第8の出力信号はそれぞれバッファ回路を介して前記第2の減算回路に入力され、前記第6の出力信号及び前記第7の出力信号はそれぞれバッファ回路を介して前記第2の加算回路に入力される

ことを特徴とするイメージ除去フィルタ回路が望ましい。

[0037]

また本発明は、前記バッファ回路は、差動回路構成をした電圧電流変換回路を 用いて構成され、前記加算回路或いは前記減算回路は電流モードで加算或いは減 算を行なうことを特徴とするイメージ除去フィルタ回路望ましい。

[0038]

また本発明は、前記第1の移相器、前記第2の移相器、前記第3の移相器及び 前記第4の移相器は、第1の抵抗と、前記第1の抵抗の一端に接続された第1端 と、前記第1端に一端が接続された第1のキャパシタと、前記第1のキャパシタ の他端に接続された第2端と、前記第2端に一端が接続された第2の抵抗と、前 記第2の抵抗の他端に接続された第3端と、前記第3端に一端が接続された第2 のキャパシタと、前記第2のキャパシタの他端に接続された第4端と前記第4端 と前記第1の抵抗の他端とが接続されたブリッジ回路をそれぞれ具備することが 望ましい。

[0039]

また本発明は、前記第1の移相器において、前記同相入力信号は前記ブリッジ 回路の前記第4端及び前記第2端間の電位差として入力され、前記第1の出力信 号は前記ブリッジ回路の前記第3端の電位として出力され、前記第2の出力信号 は前記ブリッジ回路の前記第1端の電位として出力され、

前記第2の移相器において、前記直交入力信号は前記ブリッジ回路の前記第4 端及び前記第2端間の電位差として入力され、前記第3の出力信号は前記ブリッ ジ回路の前記第3端の電位として出力され、前記第4の出力信号は前記ブリッジ 回路の前記第1端の電位として出力され、

前記第3の移相器において、前記減算信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として入力され、前記第5の出力信号は前記ブリッジ回路の前記第3端の電位として出力され、前記第6の出力信号は前記ブリッジ回路の前記第1端の電位として出力され、

前記第4の移相器において、前記加算信号は前記ブリッジ回路の前記第4端及 び前記第2端間の電位差として入力され、前記第7の出力信号は前記ブリッジ回 路の前記第3端の電位として出力され、前記第8の出力信号は前記ブリッジ回路 の前記第1端の電位として出力されたことを特徴とするイメージ除去フィルタ回 路が望ましい。

[0040]

また本発明は、前記第1の移相器において、前記同相入力信号は前記ブリッジ 回路の前記第4端及び前記第2端間の電位差として入力され、前記第1の出力信 号は前記ブリッジ回路の前記第3端の電位として出力され、前記第2の出力信号 は前記ブリッジ回路の前記第1端の電位として出力され、

前記第2の移相器において、前記直交入力信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として入力され、前記第3の出力信号は前記ブリッジ回路の前記第3端の電位として出力され、前記第4の出力信号は前記ブリッジ回路の前記第1端の電位として出力され、

前記第3の移相器において、前記減算信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として入力され、前記第5の出力信号は前記ブリッジ回路の前記第3端及び前記第1端間の電位差として出力され、前記第6の出力信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として出力され、

前記第4の移相器において、前記加算信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として入力され、前記第7の出力信号は前記ブリッジ回路の前記第3端及び前記第1端間の電位差として出力され、前記第8の出力信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として出力されたことを特徴とするイメージ除去フィルタ回路が望ましい。

[0041]

また本発明は、前記第1の移相器において、前記同相入力信号は前記ブリッジ 回路の前記第4端及び前記第2端間の電位差として入力され、前記第1の出力信 号は前記ブリッジ回路の前記第3端及び前記第1端間の電位差として出力され、 前記第2の出力信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差 として出力され、

前記第2の移相器において、前記直交入力信号は前記ブリッジ回路の前記第4 端及び前記第2端間の電位差として入力され、前記第3の出力信号は前記ブリッ ジ回路の前記第3端及び前記第1端間の電位差として出力され、前記第4の出力信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として出力され

前記第3の移相器において、前記減算信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として入力され、前記第5の出力信号は前記ブリッジ回路の前記第3端の電位として出力され、前記第6の出力信号は前記ブリッジ回路の前記第1端の電位として出力され、

前記第4の移相器において、前記加算信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として入力され、前記第7の出力信号は前記ブリッジ回路の前記第3端の電位として出力され、前記第8の出力信号は前記ブリッジ回路の前記第1端の電位として出力されたことを特徴とするイメージ除去フィルタ回路が望ましい。

[0042]

また本発明は、前記第1の移相器において、前記同相入力信号は前記ブリッジ 回路の前記第4端及び前記第2端間の電位差として入力され、前記第1の出力信 号は前記ブリッジ回路の前記第3端及び前記第1端間の電位差として出力され、 前記第2の出力信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差 として出力され、

前記第2の移相器において、前記直交入力信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として入力され、前記第3の出力信号は前記ブリッジ回路の前記第3端及び前記第1端間の電位差として出力され、前記第4の出力信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として出力され

前記第3の移相器において、前記減算信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として入力され、前記第5の出力信号は前記ブリッジ回路の前記第3端及び前記第1端間の電位差として出力され、前記第6の出力信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として出力され、

前記第4の移相器において、前記加算信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として入力され、前記第7の出力信号は前記ブリッジ回

路の前記第3端及び前記第1端間の電位差として出力され、前記第8の出力信号は前記ブリッジ回路の前記第4端及び前記第2端間の電位差として出力されたことを特徴とするイメージ除去フィルタ回路。

[0043]

本発明は、移相器とその後段に加算および減算器を備えた狭帯域イメージ除去フィルタ回路を縦列接続することで、広帯域高精度イメージ除去フィルタ回路を実現する。

[0044]

【発明の実施の形態】

以下、図面を参照しながら本発明の好ましい実施形態を説明する。

[0045]

図18は、以降の説明を簡単にするため、図16及び図17にそれぞれ示す高 移相精度移相器と高振幅精度移相器の回路図をブロック図で表したものである。 図18(a)は高移相精度移相器で、図18(b)は高振幅精度移相器をあらわ している。

[0046]

図18(a)(b)中ブロック図の V_{IN} は入力信号、 V_{I} は入力信号 V_{IN} に対して実質的に同じ移相成分に変換される出力信号、 V_{Q} は入力信号 V_{IN} に対して実質的に直交する移相成分に変換される出力信号を表す。ブロック内の四角で囲まれた値は移相を表し、四角の下に書かれた値は、振幅を表す。

[0047]

図18(a)に示す高移相精度移相器の出力信号 V_I の移相をO(入力信号 V_I と同移相)、出力信号 V_I の出力振幅を1(入力信号 V_I と同振幅)とした。このとき出力信号 V_Q の出力移相を $-\pi/2$ として周波数に依存せず入力信号 V_I に対して正確にO0度移相変換し、出力信号 V_Q の出力振幅をO1/O1/O2 に対して正変動するとした。

[0048]

図18 (b) に示す高振幅精度移相器の出力信号 V_I の出力移相を $\theta=2 an^{-1}$ ($1/\omega$ CR))として図18 (c) のグラフに示すように周波数 ω によって変動す

るとし、出力信号 V_Q の出力振幅を1とした。出力信号 V_Q の出力移相を0とし、出力信号 V_Q の出力振幅を1とした。こうして出力振幅比 V_I/V_Q =1と表わしている

[0049]

次に、図18(a)(b)のブロック図を用いて図1に本発明の第1の実施形態に係るイメージ除去フィルタ回路の回路構成図を示す。この実施形態によるイメージ除去フィルタ回路は、第1の高移相精度移相器6、第2の高移相精度移相器7及び第3の高移相精度移相器8、第4の高移相精度移相器9を2段縦列接続したものである。

[0050]

このイメージ除去フィルタ回路は、高周波の同相入力信号 I_{IN} が入力され、この同相入力信号 I_{IN} に対して実質的に同じ移相成分に変換された第1の出力信号 V_{IN} に対して実質的に直交する移相成分に変換された第2の出力信号 V_{IN} を出力する第1の高移相精度移相器10を出力する第10。

[0051]

また、同相入力信号 I_{IN} に対して実質的に直交する移相成分を有する直交入力信号 Q_{IN} が入力され、この直交入力信号 Q_{IN} に対して実質的に同じ移相成分に変換された第 3 の出力信号 V_{IR} 及び直交入力信号 Q_{IN} に対して実質的に直交する移相成分に変換された第 4 の出力信号 V_{Q} を出力する第 2 の高移相精度移相器 7 を具備している。

[0052]

図1中同相入力信号 I_{IN} 、直交入力信号 Q_{IN} は、例えば図示しない前段の直交ミキサの同相出力、直交出力に相当し、それぞれ第1の高移相精度移相器6の入力 V_{IN} 、第2の高移精度度移相器7の入力信号 V_{IN} となっている。

[0053]

また、第1の高移相精度移相器6から出力された第1の出力信号 V_I から第2の高移相精度移相器7から出力された第4の出力信号 V_Q は第1の減算器10によって減算され、この減算結果を減算信号X1として出力している。

[0054]

また、第1の高移相精度移相器 6 から出力された第2の出力信号 V_Q 及び第2の高移相精度移相器 7 から出力された第3の出力信号 V_I は第1の加算器 1 1 によって加算され、この加算結果を加算信号X2として出力している。

また、減算信号X1 は第3 の高移相精度移相器8 に入力され、減算信号X1 に対して実質的に同じ移相成分に変換された第5 の出力信号 V_{I} 及び減算信号X1 に対して実質的に直交する移相成分に変換された第6 の出力信号 V_{Q} を出力している。

また、加算信号X2は第4の高移相精度移相器9に入力され、加算信号X2に対して実質的に同じ移相成分に変換された第7の出力信号 V_{Q} を出力している。

また、第3の高移相精度移相器8から出力された第5の出力信号 V_I から第4の高移相精度移相器9から出力された第8の出力信号 V_Q は第2の減算回路12によって減算され、この減算結果を同相出力信号 I_{OUT} として後段の中間周波数バンドパスフィルタに出力する。

また、第3の高移相精度移相器8から出力された第6の出力信号V_Q及び第4の高移相精度移相器9から出力された第7の出力信号V_Iは第2の加算回路13によって加算され、この加算結果を直交出力信号として後段の中間周波数バンドパスフィルタに出力する。

このようにして構成されたイメージ除去フィルタ回路の減算信号X1、加算信号X2、同相出力信号 I_{OUT} 、直交出力信号 Q_{OUT} は以下の式で表される。

特2000-203655

 $Q_{OUT} = (X 1 / \omega CR) e^{-j(\omega/2)} - X 2 = I_{IN} e^{-j(\pi/2)} \{2/(\omega CR)\} + Q_{IN} \{1 + 1/(\omega CR)\}^{2}$ (7)

イメージ信号は移相誤差が 0 度に近ければ近いほど除去でき、振幅精度(同相 出力信号と直交出力信号の振幅比)が 1 に近ければ近いほど除去できる。

[0061]

上式(4)、(5)より、例えばωCRを1.2とした場合、移相器を第1の高移相精度移相器6及び第2の高移相精度移相器7の1段の出力結果である減算信号X1を最終的な同相出力信号とした1段のイメージ除去フィルタ回路では、同相出力信号と直交出力信号の振幅比(1/(1/ωCR))が1.2と変わらない。ただし同相出力信号と直交出力信号の移相差は90度である。

[0062]

これに対して、図1に示すイメージ除去フィルタ回路のように、第1の高移相精度移相器 6、第2の高移相精度移相器 7及び第3の高移相精度移相器 8、第4の高移相精度移相器 9の2段の出力結果である同相出力信号 I_{OUT} 及び直交出力信号 Q_{OUT} の振幅比($\{1+1/(\omega CR)^2\}/\{2/(\omega CR)\}$)は1.017となり、振幅比がより1に近づいている(式(5)、(6)より算出)。

[0063]

一方、同相入力信号 I_{IN} の移相は $e^{-j(\pi/2)}$ であるのに対して、直交入力信号 Q_{IN} の移相は e^{j0} (=1)であり、同相出力信号 I_{OUT} 及び直交出力信号 Q_{OUT} は正確に 90度移相が行われている。これらから高移相精度移相器を縦列接続することで、同相出力信号 I_{OUT} と直交出力信号 Q_{OUT} の振幅比は1.017と1段の1.2に比較して十分に小さくなり、かつ移相精度も90度と一定であるので、広帯域に振幅精度及び移相精度とも高いイメージ除去フィルタ回路を実現できる。

[0064]

また、縦列接続する段数を増やせば、移相精度および振幅精度の高精度化をさらに広い帯域にわたり実現できる。

[0065]

次に、図18(a)(b)で示したブロック図を用いて図2に本発明の第2の 実施形態に係るイメージ除去フィルタ回路の回路構成図を示す。この実施形態に よるイメージ除去フィルタ回路は、第1の高移相精度移相器6、第2の高移相精度移相器7及び第3の高振幅精度移相器14、第4の高振幅精度移相器15を2段縦列接続したものである。

[0066]

このイメージ除去フィルタ回路は高周波の同相入力信号 I_{IN} が入力され、この同相入力信号 I_{IN} に対して実質的に同じ移相成分に変換された第1の出力信号 V_{I} 及び同相入力信号 I_{IN} に対して実質的に直交する移相成分に変換された第2の出力信号 V_{Ω} を出力する第1の高移相精度移相器6を具備している。

[0067]

また、同相入力信号 I_{IN} に対して実質的に直交する移相成分を有する直交入力信号 Q_{IN} が入力され、この直交入力信号 Q_{IN} に対して実質的に同じ移相成分に変換された第3の出力信号 V_{I} 及び直交入力信号 Q_{IN} に対して実質的に直交する移相成分に変換された第4の出力信号 V_{Q} を出力する第2の高移相精度移相器7を具備している。

[0068]

図2中同相入力信号 I_{IN} 、直交入力信号 Q_{IN} は、例えば図示しない前段の直交ミキサの同相出力、直交出力に相当し、それぞれ第1の高移相精度移相器6の入力 V_{IN} 、第2の高移相精度移相器7の入力信号 V_{IN} となっている。

[0069]

また、第1の高移相精度移相器6から出力された第1の出力信号 V_I から第2の高移相精度移相器7から出力された第4の出力信号 V_Q は第1の減算器10によって減算され、この減算結果を減算信号X1として出力している。

[0070]

また、第1の高移相精度移相器6から出力された第2の出力信号 V_Q 及び第2の高移相精度移相器7から出力された第3の出力信号 V_I は第1の加算器11によって加算され、この加算結果を加算信号X2として出力している。

[0071]

また、減算信号X1は第3の高振幅精度移相器14に入力され、減算信号X1に対して実質的に同じ移相成分に変換された第5の出力信号V_T及び減算信号X1に

20

対して実質的に直交する移相成分に変換された第6の出力信号 V_Q を出力している

[0072]

また、加算信号X2は第4の高振幅精度移相器15に入力され、加算信号X2に対して実質的に同じ移相成分に変換された第7の出力信号V_I及び加算信号X2に対して実質的に直交する移相成分に変換された第8の出力信号V_Qを出力している

[0073]

また、第3の高振幅精度移相器8から出力された第5の出力信号 V_I から第4の高振幅精度移相器15から出力された第8の出力信号 V_Q は第2の減算回路12によって減算され、この減算結果を同相出力信号 I_{OUT} として後段の中間周波数バンドパスフィルタに出力する。

[0074]

また、第3の高振幅精度移相器8から出力された第6の出力信号 V_Q 及び第4の高振幅精度移相器15から出力された第7の出力信号 V_I は第2の加算回路13によって加算され、この加算結果を直交出力信号として後段の中間周波数バンドパスフィルタに出力する。

[0076]

このようにして構成されたイメージ除去フィルタ回路の減算信号X1、加算信号X2、同相出力信号 I_{OUT} 、直交出力信号 Q_{OUT} は以下の式で表される。

ここで、
$$\theta = 2 \tan^{-1} (1/(\omega CR))$$
を表す。

[0077]

イメージ信号は同相出力信号 I_{OUT} と直交出力信号 Q_{OUT} の移相誤差が Q_{OUT} の移相誤差が Q_{OUT} の振幅比が Q_{OUT} の振幅比が Q_{OUT} の振幅比が Q_{OUT} の振幅比が Q_{OUT} の振幅比が Q_{OUT} の振幅比が Q_{OUT} の

[0078]

例えばωCRを1.2とした場合、数式(8)、(9)から移相器を第1の高移相精度移相器6及び第2の高移相精度移相器7の1段のみからなるイメージ除去フィルタ回路の出力結果である減算信号X1及び加算信号X2では同相信号と直交信号の振幅比(1/(1/ωCR))が1.2となり変わらない。同相信号と直交待号の移相差は90度である。

[0079]

これに対して、図2に示すイメージ除去フィルタ回路のように、第1の高移相精度移相器6、第2の高移相精度移相器7及び第3の高振幅精度移相器14、第4の高振幅精度移相器15の2段の出力結果である同相出力信号I_{OUT}及び直交出力信号Q_{OUT}の振幅比は1となる。

[0080]

一方同相出力信号 I_{OUT} 及び直交出力信号 Q_{OUT} の移相差は数式(10)、(11)から以下のように計算できる。ここでは同相出力信号 I_{OUT} についてのみ数式(10)を用いて計算するが、同様に数式(11)から直交出力信号 Q_{OUT} についても計算できる。

[0081]

先ず、同相入力信号 $I_{ ext{IN}}$ に乗算された $\{e^{f j \left(heta - \pi/2
ight)} + 1/(\omega ext{CR}) \}$ は下記に式で表される。

[0082]

 $\cos(\theta - \pi/2) + j\sin(\theta - \pi/2) + 1/(\omega CR) = \{\cos(\theta - \pi/2) + 1/(\omega CR)\} + j\sin(\theta - \pi/2) = A + jB$ (12)

これから、この移相 φ 1 は下記で表される。

[0083]

 $\phi 1 = \tan^{-1} (B/A) \tag{13}$

数式 (12) において $\theta = 2 \tan^{-1} (1/\omega CR)$)なので、値を代入すると ϕ 1

 $=-5.6^{\circ}$ である。

[0084]

一方、直交出力信号 Q_{IN} に乗算された $\{e^{\mathbf{j}(\theta-\pi/2)}/(\omega CR)+1\}$ は下記に式で表される。

[0085]

 $\cos(\theta - \pi/2)/(\omega CR) + j\sin(\theta - \pi/2)/(\omega CR) + 1 = \{1 + \cos(\theta - \pi/2)/(\omega CR)\} + j\sin(\theta - \pi/2)/(\omega CR) = C + jD \qquad (1.4)$

これから、この移相 φ 2 は下記で表される。

[0086]

$$\phi \ 2 = \tan^{-1} (D/C)$$
 (15)

数式 (15) において $\theta = 2 \tan^{-1} (1/\omega CR)$)なので、値を代入すると ϕ 2 = -4. 7° である。

[0087]

これから、移相差 $\Delta \phi = -0.9$ °と非常に0と近くなる。これは高振幅精度移相器を1段用いた場合の移相誤差 $\Delta \phi = \pi/2 - \theta = \pi/2 - 2 \tan^{-1} (1/(\omega CR)) = -10.4$ °よりも大幅に改善されている。

[0088]

以上の結果より、本実施形態によるイメージ除去フィルタ回路のように高移相精度移相器と高振幅精度移相器を縦列配置することで、移相精度は-0.9°および振幅精度は1であり高精度化を広帯域に実現できる。

[0089]

また縦列接続する段数を増やせば、移相精度および振幅精度の高精度化をさら に広い帯域に渡り実現することができる。

[0090]

次に、図18(a)(b)で示したブロック図を用いて図3に本発明の第3の 実施形態に係るイメージ除去フィルタ回路の回路構成図を示す。この実施形態に よるイメージ除去フィルタ回路は、第1の高振幅精度移相器16、第2の高振幅 精度移相器17及び第3の高移相精度移相器8、第4の高移相精度移相器9を2 段縦列接続したものである。 [0091]

このイメージ除去フィルタ回路は、高周波の同相入力信号 I_{IN} が入力され、この同相入力信号 I_{IN} に対して実質的に同じ移相成分に変換された第1の出力信号 V_{IN} の問相入力信号 V_{IN} に対して実質的に直交する移相成分に変換された第2の出力信号 V_{IN} を出力する第1の高振幅精度移相器16を具備している。

[0092]

また、同相入力信号 I_{IN} に対して実質的に直交する移相成分を有する直交入力信号 Q_{IN} が入力され、この直交入力信号 Q_{IN} に対して実質的に同じ移相成分に変換された第3の出力信号 V_{ID} 及び直交入力信号 Q_{IN} に対して実質的に直交する移相成分に変換された第4の出力信号 V_{Q} を出力する第2の高移相精度移相器17を具備している。

[0093]

図3中同相入力信号 I_{IN} 、直交入力信号 Q_{IN} は、例えば図示しない前段の直交ミキサの同相出力、直交出力に相当し、それぞれ第1の高振幅精度移相器6の入力 V_{IN} 、第2の高振幅精度移相器7の入力信号 V_{IN} となっている。

[0094]

また、第1の高振幅精度移相器16から出力された第1の出力信号 V_I から第2の高振幅精度移相器17から出力された第4の出力信号 V_Q は第1の減算器10によって減算され、この減算結果を減算信号X1として出力している。

[0.095]

また、第1の高振幅精度移相器 16 から出力された第2の出力信号 V_Q 及び第2の高振幅精度移相器 17 から出力された第3の出力信号 V_I は第1の加算器 11 によって加算され、この加算結果を加算信号 V_I 2として出力している。

[0096]

また、減算信号X1 は第3 の高移相精度移相器8 に入力され、減算信号X1 に対して実質的に同じ移相成分に変換された第5 の出力信号 V_{Ω} を出力している。

[0097]

また、加算信号X2は第4の高移相精度移相器9に入力され、加算信号X2に対

して実質的に同じ移相成分に変換された第7の出力信号 V_I 及び加算信号 X_I 2に対して実質的に直交する移相成分に変換された第8の出力信号 V_Q を出力している。

また、第3の高移相精度移相器8から出力された第5の出力信号 V_I から第4の高移相精度移相器9から出力された第8の出力信号 V_Q は第2の減算回路12によって減算され、この減算結果を同相出力信号 V_{OUT} として後段の中間周波数バンドパスフィルタに出力する。

また、第3の高移相精度移相器8から出力された第6の出力信号 V_Q 及び第4の高移相精度移相器9から出力された第7の出力信号 V_I は第2の加算回路13によって加算され、この加算結果を直交出力信号として後段の中間周波数バンドパスフィルタに出力する。

[0100]

このようにして構成されたイメージ除去フィルタ回路の減算信号X1、加算信号X2、同相出力信号 I_{OUT} 、直交出力信号 Q_{OUT} は以下の式で表される。

[0102]

イメージ信号は同相出力信号と直交出力信号との移相誤差が0に近ければ近いほど除去でき、同相出力信号と直交出力信号との振幅比が1に近ければ近いほど除去できる。

[0103]

例えば ω CRを1.2とした場合、数式(16)、(17)から移相器を第1の

高振幅精度移相器 16 及び第 2 の高振幅精度移相器 17 の 1 段のみからなるイメージ除去フィルタ回路の出力結果であるX 1 信号及びX 2 信号では同相信号と直交信号の移相誤差は $\Delta \phi = \pi/2 - \theta = \pi/2 - 2 \tan^{-1} (1/(\omega CR)) = -10.4$ 。 である。同相信号と直交信号の振幅差はない。

[0104]

これに対して、図3に示すイメージ除去フィルタ回路のように、第1の高移相精度移相器6、第2の高移相精度移相器7及び第3の高振幅精度移相器14、第4の高振幅精度移相器15の2段の出力結果である同相出力信号I_{OUT}及び直交出力信号Q_{OUT}の振幅比は1となる。

[0105]

一方同相出力信号 I_{OUT} 及び直交出力信号 Q_{OUT} の移相差は数式(1~8)、(1~9)から以下のように計算できる。ここでは同相出力信号 I_{OUT} についてのみ数式(1~8)を用いて計算するが、同様に数式(1~9)から直交出力信号 Q_{OUT} についても計算できる。

[0106]

先ず、同相入力信号 $I_{ ext{IN}}$ に乗算された $\{e^{f j(heta-\pi/2)}+1/(\omega ext{CR})\}$ は下記に式で表される。

[0107]

 $\cos(\theta - \pi/2) + j\sin(\theta - \pi/2) + 1/(\omega CR) = \{\cos(\theta - \pi/2) + 1/(\omega CR)\} + j\sin(\theta - \pi/2) = A + jB$ (20)

これから、この移相φ1は下記で表される。

 $\phi 1 = \tan^{-1} (B/A)$ (21)

数式 (21) において、 $\theta = 2 \tan^{-1} (1/(\omega CR))$ なので、値を代入すると $\phi 1 = -5.6$ ° である。

[0108]

一方、直交出力信号 Q_{IN} に乗算された $\{e^{\mathbf{j}\left(\theta-\pi/2\right)}/(\omega CR)+1\}$ は下記に式で表される。

[0109]

 $\cos(\theta - \pi/2)/(\omega CR) + j\sin(\theta - \pi/2)/(\omega CR) + 1 = \{1 + \cos(\theta - \pi/2)/(\omega CR) + 1 = (1 + \cos(\theta - \pi/2)/(\omega CR) + 1$

 $(\omega CR) + j \sin(\theta - \pi/2) / (\omega CR) = C + jD \qquad (22)$

これから、この移相 φ 2 は下記で表される。

[0110]

 $\phi = 2 = \tan^{-1} (D/C)$ (2.2)

数式(2.2)において、 θ = $2 \tan^{-1} (1/(\omega CR))$ なので、値を代入すると、 ϕ 2 = -4.7° である。

[0111]

これから移相差 $\Delta \phi = -0.9$ °になる。

[0112]

一方、高振幅精度移相器を1 段用いた場合の同相信号と直交信号の移相誤差は $\Delta \phi = 2 \tan^{-1} (1/(\omega CR)) = -10.4$ ° となり、本実施例に示すイメージ除去フィルタの方が移相精度は大幅に改善されている。

[0113]

これから、明らかに高振幅精度移相器と高移相精度移相器を縦列接続したイメージ除去フィルタを用いれば、移相精度および振幅精度の高精度化を広帯域に実現できることがわかる。

[0114]

また、この結果から、縦列接続する段数を増やせば、移相精度および振幅精度 の高精度化をさらに広い帯域にわたり実現することは容易に推測できる。

[0115]

次に、図18(a)(b)で示したブロック図を用いて図4に本発明の第4の 実施形態に係るイメージ除去フィルタ回路の回路構成図を示す。この実施形態に よるイメージ除去フィルタ回路は、第1の高振幅精度移相器16、第2の高振幅 精度移相器17及び第3の高振幅精度移相器14、第4の高振幅精度移相器15 を2段縦列接続したものである。

[0116]

このイメージ除去フィルタ回路は、同相入力信号 I_{IN} が入力され、この同相入力信号 I_{IN} に対して実質的に同じ移相成分に変換された第1の出力信号 V_{I} 及び同相入力信号 I_{IN} に対して実質的に直交する移相成分に変換された第2の出力信号 V_{IN}

 ${\tt Q}$ を出力する第 ${\tt 1}$ の高振幅精度移相器 ${\tt 1}$ 6を具備している。

[0117]

また、同相入力信号 I_{IN} に対して実質的に直交する移相成分を有する直交入力信号 Q_{IN} が入力され、この直交入力信号 Q_{IN} に対して実質的に同じ移相成分に変換された第3の出力信号 V_{ID} 及び直交入力信号 Q_{IN} に対して実質的に直交する移相成分に変換された第4の出力信号 V_{Q} を出力する第2の高移相精度移相器17を具備している。

[0118]

図4中同相入力信号 I_{IN} 、直交入力信号 Q_{IN} は、例えば図示しない前段の直交ミキサの同相出力、直交出力に相当し、それぞれ第1の高振幅精度移相器6の入力 V_{IN} 、第2の高振幅精度移相器7の入力信号 V_{IN} となっている。

[0119]

また、第1の高振幅精度移相器16から出力された第1の出力信号 V_I から第2の高振幅精度移相器17から出力された第4の出力信号 V_Q は第1の減算器10によって減算され、この減算結果を減算信号X1として出力している。

[0120]

また、第1の高振幅精度移相器 1 6から出力された第2の出力信号 V_Q 及び第2の高振幅精度移相器 1 7から出力された第3の出力信号 V_I は第1の加算器 1 1 によって加算され、この加算結果を加算信号X2 として出力している。

[0121]

また、減算信号X1 は第3の高振幅精度移相器14に入力され、減算信号X1 に対して実質的に同じ移相成分に変換された第5の出力信号 V_I 及び減算信号X1 に対して実質的に直交する移相成分に変換された第6の出力信号 V_Q を出力している

[0122]

また、加算信号X2は第4の高振幅精度移相器15に入力され、加算信号X2に対して実質的に同じ移相成分に変換された第7の出力信号 V_I 及び加算信号X2に対して実質的に直交する移相成分に変換された第8の出力信号 V_Q を出力している

[0123]

また、第3の高振幅精度移相器 14から出力された第5の出力信号 V_I から第4の高振幅精度移相器 15から出力された第8の出力信号 V_Q は第2の減算回路 12によって減算され、この減算結果を同相出力信号 V_{OUT} として後段の中間周波数バンドパスフィルタに出力する。

[0124]

また、第3の高振幅精度移相器 14 から出力された第6の出力信号 V_Q 及び第4の高振幅精度移相器 15 から出力された第7の出力信号 V_I は第2の加算回路 13 によって加算され、この加算結果を直交出力信号として後段の中間周波数バンドパスフィルタに出力する。

[0125]

このようにして構成されたイメージ除去フィルタ回路の減算信号X1、加算信号X2、同相出力信号 I_{OUT} 、直交出力信号 Q_{OUT} は以下の式で表される。

$$X1 = I_{IN}e^{j\theta} - Q_{IN}$$
 (22)
 $X2 = I_{IN} + Q_{IN}e^{j\theta}$ (23)
 $I_{OUT} = X1e^{j\theta} - X2 = 2e^{j(\theta + \pi/2)}[I_{IN}\sin\theta + Q_{IN}e^{j(\pi/2)}]$ (24)
 $Q_{OUT} = X1 + X2e^{j\theta} = 2e^{j\theta}[I_{IN} + Q_{IN}\sin\theta e^{j(\pi/2)}]$ (25)
ここで、 $\theta = 2 \tan^{-1}(1/(\omega CR))$ を表す。

[0127]

イメージ信号は同相出力信号と直交出力信号の移相差が0に近ければ近いほど 除去でき、同相出力信号と直交出力信号の振幅比が1に近ければ近いほど除去で きる。

[0128]

例えばωCRを1.2とした場合、数式(22)、(23)から前述したように、高移相精度移相器1段を用いた場合の振幅比は1.2であり、移相差は0°である。これでは振幅比が大きくずれるため、広帯域特性が得られない。

[0129]

これに対して、図4に示すイメージ除去フィルタ回路のように、第1の高振幅

精度移相器 16、第 2 の高振幅精度移相器 17 及び第 3 の高振幅精度移相器 14 、第 4 の高振幅精度移相器 15 の 2 段の出力結果である同相出力信号 I_{OUT} 及び直交出力信号 I_{OUT} の振幅比は数式(24)、(25)からわかるように I_{OUT} の振幅比は数式(24)、(25)からわかるように I_{OUT} の 10 の 10

[0130]

一方、同相入力信号 I_{IN} の移相は $e^{j\,0}$ (= 1)であるのに対して、直交入力信号 Q_{IN} は $e^{j(\pi/2)}$ であり、正確に90°移相が行われている。これから、明らかに高振幅精度移相器を縦列接続する場合も移相精度および振幅精度の高精度化を広帯域に実現できることがわかる。

[0131]

図5は本発明の第5の実施形態に係るイメージ除去フィルタ回路の回路図である。

[0132]

本実施形態は第1の実施形態で説明した広帯域高精度イメージ除去フィルタ回路における第1の高移相精度移相器 6 から出力された第1の出力信号 V_I が、バッファ回路18を介して、第1の減算回路10に入力され、第2の高移相精度移相器 7 から出力された第4の出力信号 V_Q が、バッファ回路18を介して、第1の減算器10に入力されて減算されている。

[0133]

また、第1の高移相精度移相器6から出力された第2の出力信号 V_Q が、バッファ回路18を介して、第1の加算回路11に入力され、第2の高移相精度移相器7から出力された第3の出力信号 V_I が、バッファ回路18を介して、第1の加算回路11に入力されて加算されている。

[0134]

また、第3の高移相精度移相器8から出力された第5の出力信号 V_I が、バッファ回路18を介して、第2の減算回路12に入力され、第4の高移相精度移相器9から出力された第8の出力信号 V_Q が、バッファ回路18を介して、第2の減算器12に入力されて減算されている。

[0135]

また、第3の高移相精度移相器8から出力された第6の出力信号 V_Q が、バッファ回路18を介して、第2の加算回路13に入力され、第4の高移相精度移相器9から出力された第7の出力信号 V_I が、バッファ回路18を介して、第2の加算回路13に入力されて加算されている。

[0136]

バッファ回路18は、電圧電流変換器を含み、加算及び減算はバッファ回路1 8の出力電流を用いた電流加算及び電流減算で行なっている。

[0137]

また、図5には記していないが、第1の減算回路10及び第1の加算回路11 で電流減算及び電流加算した後、その減算信号X1及び加算信号X2は例えば抵抗 を用いて電圧に変換され第3の高移相精度移相器8及び第4の高移相精度移相器 9に入力される。

[0138]

また、このような広帯域高精度イメージ除去フィルタ回路は、接続段数を増やせば、さらに精度が高くなる。

[0139]

ここでバッファ回路 18 を用いた理由は、図 16 に示すように高移相精度移相器の特性は、 V_I , V_Q 出力端子からみた出力側が高インピーダンスであることが条件とされるためである。さらに、このバッファ回路 18 が高移相精度移相器での損失を補うことで、雑音特性劣化を低減できる。

[0140]

また、このバッファ回路 18 は、例えば図 6 に示すような一般に用いられる線形化を施した差動回路で簡単に実現できる。図 6 中トランジスタQ1、トランジスタQ2 のドレイン電極が抵抗 R_E により接続されている。それぞれソース側から電流 $-I_{OUT}$ 、 $+I_{OUT}$ が入力され、ゲートにはゲート電圧 $+V_{IN}$ 、 $-V_{IN}$ が入力されている。

[0141]

図7は、図5に示したイメージ除去フィルタ回路の具体的な一例を示す回路図

である。

[0142]

この回路図に示すイメージ除去フィルタ回路の構成は、基本的に図5に示した ものと同様であるが、IC化に適した差動回路構成を用いている。

[0143]

図7中、 C_{AC} はACカップリングキャパシタを表し、直流成分を除去するために用いたものである。 $R_{L\,1}$, $R_{L\,2}$ は電圧電流変換された電流を電圧に変換するために用いた負荷抵抗を表す。各段に用いられる移相器は、図 $1\,5$ に示した高移相精度移相器を用いている。

[0144]

図7に示すように、上段左側は同相入力信号 $+I_{IN}$ 、 $-I_{IN}$ が入力され、上段右側は直交入力信号 $+Q_{IN}$ 、 $-Q_{IN}$ が入力されている。

[0145]

上段左側の同相入力信号 $+I_{IN}$ と実質的に同じ移相成分を有する第1の出力信号 $+I_{I}$ は、右側の直交入力信号 $-Q_{IN}$ と実質的に直交する移相成分を有する第4の出力信号 $-Q_{Q}$ と接続され減算されている。左側の同相入力信号 $-I_{IN}$ と実質的に同じ移相成分を有する第1の出力信号 $-I_{I}$ は、右側の直交入力信号 $+Q_{IN}$ と実質的に直交する移相成分を有する第4の出力信号 $+Q_{Q}$ と接続され減算されている

[0146]

また、上段左側の同相入力信号 $+I_{IN}$ と実質的に同じ移相成分を有する第2の出力信号 $+I_Q$ は、右側の直交入力信号 $+Q_{IN}$ と実質的に直交する移相成分を有する第3の出力信号 $+Q_I$ と接続され加算されている。左側の同相入力信号 $-I_{IN}$ と実質的に直交する移相成分を有する第2の出力信号 $-I_Q$ は、右側の直交入力信号 $-Q_{IN}$ と実質的に同じ移相成分を有する第3の出力信号 $-Q_I$ と接続され加算されている。

[0147]

このようにして、それぞれ減算信号X1及び加算信号X2が形成される。

[0148]

また、下段左側の減算信号+X1と実質的に同じ移相成分を有する第5の出力信号 $+I_I$ は、右側の加算信号-X2と実質的に直交する移相成分を有する第8の出力信号 $-Q_Q$ と接続され減算されている。左側の減算信号-X1と実質的に同じ移相成分を有する第5の出力信号 $-I_I$ は、右側の加算信号+X2と実質的に直交する移相成分を有する第8の出力信号 $+Q_Q$ と接続され減算されている。こうしてこの減算結果が同相出力信号 I_{OUT} として出力される。

[0149]

また、下段左側の減算信号+X1と実質的に直交する移相成分を有する第6の出力信号 $+I_Q$ は、右側の加算信号+X2と実質的に同じ移相成分を有する第7の出力信号 $+Q_I$ と接続され加算されている。左側の減算信号-X1と実質的に直交する第6の出力信号 $-I_Q$ は、右側の加算信号-X2と実質的に直交する移相成分を有する第7の出力信号 $-Q_I$ と接続され加算されている。こうしてこの加算結果が直交出力信号 Q_{OUT} として出力される。

[0150]

図7には示さないが、この広帯域高精度イメージ除去フィルタ回路は、接続段数を増やせば、さらに精度が高くなる。

[0151]

図8は本発明の第6の実施形態に係るイメージ除去フィルタ回路の回路図である。

[0152]

本実施形態は第2の実施形態で説明した広帯域高精度イメージ除去フィルタ回路における第1の高移相精度移相器 6 から出力された第1の出力信号 V_I が、バッファ回路 1 8 を介して、第1の減算回路 1 0 に入力され、第2の高移相精度移相器 7 から出力された第4の出力信号 V_Q が、バッファ回路 1 8 を介して、第1の減算器 1 0 に入力されて減算されている。

[0153]

また、第1の高移相精度移相器6から出力された第2の出力信号 V_Q が、バッファ回路18を介して、第1の加算回路11に入力され、第2の高移相精度移相器7から出力された第3の出力信号 V_T が、バッファ回路18を介して、第1の加算

回路11に入力されて加算されている。

[0154]

また、第3の高振幅精度移相器 14 から出力された第5の出力信号 V_I が、バッファ回路 18 を介して、第2の減算回路 12 に入力され、第4の高振幅精度移相器 15 から出力された第8の出力信号 V_Q が、バッファ回路 18 を介して、第2の減算器 12 に入力されて減算されている。

[0155]

また、第3の高振幅精度移相器14から出力された第6の出力信号 V_Q が、バッファ回路18を介して、第2の加算回路13に入力され、第4の高振幅精度移相器15から出力された第7の出力信号 V_I が、バッファ回路18を介して、第2の加算回路13に入力されて加算されている。

[0156]

バッファ回路18は、電圧電流変換器を含み、加算及び減算はバッファ回路1 8の出力電流を用いた電流加算及び電流減算で行なっている。

[0157]

また、図8には記していないが、第1の減算回路10及び第1の加算回路11 で電流減算及び電流加算した後、その減算信号X1及び加算信号X2は例えば抵抗 を用いて電圧に変換され第3の高振幅精度移相器14及び第4の高振幅精度移相 器15に入力される。

[0158]

また、このような広帯域高精度イメージ除去フィルタ回路は、接続段数を増やせば、さらに精度が高くなる。

[0159]

本実施形態のイメージ除去フィルタ回路において、バッファ回路を用いた主な理由は、以下の二つによる。一つは、図16で説明した高移相精度移相器の特性が V_I , V_Q 出力端子からみた出力側が高インピーダンスであることが条件とされることであり、もう一つは、図17で説明した高振幅精度移相器の特性が V_I 出力端子からみた出力側が高インピーダンスであることが条件とされるためである。

[0160]

さらに、このバッファ回路18が高移相精度移相器および高振幅精度移相器での損失を補うことで、つまりバッファ回路18に利得を持たせることで、雑音特性劣化を低減することできるためである。

[0161]

バッファ回路は、図6に示すような一般に用いられる線形化を施した差動回路 で簡単に実現できる。

[0162]

また、高振幅精度移相器を初段、高移相精度移相器を次段とした第3の実施形態に示す構成にしても、同様な効果が得られる。

[0163]

図9は、図8に示した広帯域高精度イメージ除去フィルタ回路の具体的な一例を示すものである。基本的には図7の構成と同様であるが、IC化に適した差動回路構成を用いている。

[0164]

図 9 中、 C_{AC} はACカップリングキャパシタを表し、直流成分を除去するために用いたものである。 $R_{L\,1}$, $R_{L\,2}$ は電圧電流変換された電流を電圧に変換するために用いた負荷抵抗を表す。

[0165]

初段に用いられる移相器は、図16に示した高移相精度移相器を用いており、 次段に用いた移相器は、図17に示した高振幅精度移相器を用いている。

[0166]

図 9 に示すように、上段左側は同相入力信号 + I_{IN} 、- I_{IN} が入力され、上段右側は直交入力信号 + Q_{IN} が入力されている。

[0167]

上段左側の同相入力信号 $+I_{IN}$ と実質的に同じ移相成分を有する第1の出力信号 $+I_{I}$ は、右側の直交入力信号 $-Q_{IN}$ と実質的に直交する移相成分を有する第4の出力信号 $-Q_{Q}$ と接続され減算されている。左側の同相入力信号 $-I_{IN}$ と実質的に同じ移相成分を有する第1の出力信号 $-I_{I}$ は、右側の直交入力信号 $+Q_{IN}$ と実質的に直交する移相成分を有する第4の出力信号 $+Q_{Q}$ と接続され減算されている

[0168]

また、上段左側の同相入力信号 $+I_{IN}$ と実質的に直交する移相成分を有する第2の出力信号 $+I_{Q}$ は、右側の直交入力信号 $+Q_{IN}$ と実質的に同じ移相成分を有する第3の出力信号 $+Q_{I}$ と接続され加算されている。左側の同相入力信号 $-I_{IN}$ と実質的に直交する移相成分を有する第2の出力信号 $-I_{Q}$ は、右側の直交入力信号 $-Q_{IN}$ と実質的に同じ移相成分を有する第3の出力信号 $-Q_{I}$ と接続され加算されている。

[0169]

このようにして、それぞれ減算信号 $X1=I_I-Q_Q$ 及び加算信号 $X2=I_Q+Q_I$ が形成される。

[0170]

また、下段左側の減算信号+X1と実質的に同じ移相成分を有する第5の出力信号+I $_{\rm I}$ は、右側の加算信号-X2実質的に直交する移相成分を有する第8の出力信号-Q $_{\rm Q}$ と接続され減算されている。左側の減算信号-X1実質的に同じ移相成分を有する第5の出力信号-I $_{\rm I}$ は、右側の加算信号+X2と実質的に直交する移相成分を有する第8の出力信号+Q $_{\rm Q}$ と接続され減算されている。こうしてこの減算結果が同相出力信号 ${\rm I}_{\rm OUT}$ として出力される。

[0171]

また、下段左側の減算信号+X1と実質的に直交する第6の出力信号+I $_Q$ は、右側の加算信号+X2と実質的に同じ移相成分を有する第7の出力信号+Q $_I$ と接続され加算されている。左側の減算信号-X1と実質的に直交する移相成分を有する第6の出力信号-I $_Q$ は、右側の加算信号-X2と実質的に同じ移相成分を有する第7の出力信号-Q $_I$ と接続され加算されている。こうしてこの加算結果が直交出力信号 Q_{OIIT} として出力される。

[0172]

図9には示さないが、この広帯域高精度イメージ除去フィルタ回路は、接続段数を増やせば、さらに精度が高くなる。

[0173]

また、高振幅精度移相器を初段、高移相精度移相器を次段とした第3の実施形態のイメージ除去フィルタ回路構成にしても、同様な効果が得られる。

[0174]

図10は本発明の第7の実施形態に係るイメージ除去フィルタ回路の回路図である。本実施形態は第4の実施形態で説明した広帯域高精度イメージ除去フィルタ回路における第1の高振幅精度移相器16から出力された第1の出力信号 V_{I} が、バッファ回路18を介して、第1の減算回路10に入力され、第2の高振幅精度移相器17から出力された第4の出力信号 V_{Q} が、バッファ回路18を介して、第1の減算器10に入力されて減算されている。

[0175]

また、第1の高振幅精度移相器 16 から出力された第2の出力信号 V_Q が、バッファ回路 18 を介して、第1の加算回路 11 に入力され、第2の高振幅精度移相器 17 から出力された第3の出力信号 V_I が、バッファ回路 18 を介して、第1の加算回路 11 に入力されて加算されている。

[0176]

また、第3の高振幅精度移相器 14 から出力された第5 の出力信号 V_I が、バッファ回路 18 を介して、第2の減算回路 12 に入力され、第4 の高振幅精度移相器 15 から出力された第8 の出力信号 V_Q が、バッファ回路 18 を介して、第2 の減算器 12 に入力されて減算されている。

[0177]

また、第3の高振幅精度移相器14から出力された第6の出力信号 V_Q が、バッファ回路18を介して、第2の加算回路13に入力され、第4の高振幅精度移相器15から出力された第7の出力信号 V_I が、バッファ回路18を介して、第2の加算回路13に入力されて加算されている。

[0178]

バッファ回路18は、電圧電流変換器を含み、加算及び減算はバッファ回路1 8の出力電流を用いた電流加算及び電流減算で行なっている。

[0179]

また、図10には記していないが、第1の減算回路10及び第1の加算回路1

1で電流減算及び電流加算した後、その減算信号X1及び加算信号X2は例えば抵抗を用いて電圧に変換され第3の高振幅精度移相器14及び第4の高振幅精度移相器15に入力される。

[0180]

また、このような広帯域高精度イメージ除去フィルタ回路は、接続段数を増や せば、さらに精度が高くなる。

[0181]

本実施例においてバッファ回路18を用いた主な理由は、図17で説明した高振幅精度移相器の特性が、V_I出力端子からみた出力側が高インピーダンスであることが条件とされるためである。さらに、このバッファ回路18が高振幅精度移相器での損失を補うことで、つまりバッファ回路18に利得を持たせることで、維音特性劣化を低減することできるためである。

[0182]

バッファ回路18は、図6に示すような一般に用いられる線形化を施した差動 回路で簡単に実現できる。

[0183]

図11は、図10に示した広帯域高精度イメージ除去フィルタ回路の具体的な一例を示すものである。基本的に図10の構成と同様であるが、IC化に適した差動回路構成を用いている。

[0184]

図11中、R_{L1},R_{L2}は電圧電流変換された電流を電圧に変換するために用いた負荷抵抗を表す。本構成で用いられる移相器は、図17に示した高振幅精度移相器を用いている。

[0185]

図11に示すように、上段左側は同相入力信号 $+I_{IN}$ 、 $-I_{IN}$ が入力され、上段右側は直交入力信号 $+Q_{IN}$ 、 $-Q_{IN}$ が入力されている。

[0186]

上段左側の同相入力信号 $+I_{IN}$ と実質的に同じ移相成分を有する第1の出力信号 $+I_{I}$ は、右側の直交入力信号 $-Q_{IN}$ と実質的に直交する移相成分を有する第4

の出力信号 $-Q_Q$ と接続され減算されている。左側の同相入力信号 $-I_{IN}$ と実質的に同じ移相成分を有する第1の出力信号 $-I_I$ は、右側の直交入力信号 $+Q_{IN}$ と実質的に同じ移相成分を有する第4の出力信号 $+Q_Q$ と接続され減算されている。

[0187]

また、上段左側の同相入力信号 $+I_{IN}$ と実質的に直交する移相成分を有する第2の出力信号 $+I_Q$ は、右側の直交入力信号 $+Q_{IN}$ と実質的に同じ移相成分を有する第3の出力信号 $+Q_I$ と接続され加算されている。左側の同相入力信号 $-I_{IN}$ と実質的に直交する移相成分を有する第2の出力信号 $-I_Q$ は、右側の直交入力信号 $-Q_{IN}$ と実質的に同じ移相成分を有する第3の出力信号 $-Q_I$ と接続され加算されている。

[0188]

このようにして、それぞれ減算信号 $X1=I_I-Q_Q$ 及び加算信号 $X2=I_Q+Q_I$ が形成される。

[0189]

また、下段左側の減算信号+X1と実質的に同じ移相成分を有する第5の出力信号 $+I_I$ は、右側の加算信号-X2と実質的に直交する移相成分を有する第8の出力信号 $-Q_Q$ と接続され減算されている。左側の減算信号-X1と実質的に同じ移相成分を有する第5の出力信号 $-I_I$ は、右側の加算信号+X2と実質的に直交する移相成分を有する第8の出力信号 $+Q_Q$ と接続され減算されている。こうしてこの減算結果が同相出力信号 I_{OUT} として出力される。

[0190]

また、下段左側の減算信号+X1と実質的に直交する移相成分を有する第6の出力信号 $+I_Q$ は、右側の加算信号+X2と実質的に同じ移相成分を有する第7の出力信号 $+Q_I$ と接続され加算されている。左側の減算信号-X1と実質的に直交する移相成分を有する第5の出力信号 $-I_Q$ は、右側の加算信号-X2と実質的に同じ移相成分を有する第7の出力信号 $-Q_I$ と接続され加算されている。こうしてこの加算結果が直交出力信号 Q_{OUT} として出力される。

[0191]

図11では示していないが、本図による広帯域髙精度イメージ除去フィルタ回

路は、接続段数を増やせば、さらに精度が高くなる。

[0192]

図 $1\ 2\ (a)$ は、図 $1\ 6$ で説明した高移相精度移相器の V_{IN} にキャパシタ C_{AC} 、抵抗 R_{I} 電流源 I_{IN} を接続したものである。

[0193]

また、図12(b)は、図16で説明した高移相精度移相器の V_{IN} に抵抗 R_{L} 電流源 I_{IN} を接続し電流駆動したものである。

[0194]

高移相精度移相器を電流駆動することで、移相器の利得を高める効果がある。 この高利得、高移相精度移相器を前述した各実施形態に示したイメージ除去フィルタ回路に用いることで、雑音に関する特性が改善されることになる。

[0195]

図13は、ここまで説明してきた各実施形態におけるイメージ除去フィルタ回路を受信部に持つ受信システムを含む図である。

[0196]

この受信システムは、アンテナ20と、このアンテナ20に接続されたバンドパスフィルタ23と、このバンドパスフィルタ23に接続された低雑音増幅器(LNA)24と、この低雑音増幅器24に接続された直交ミキサ(MIX)25、この直交ミキサ25部35に接続されたイメージ除去フィルタ26と、このイメージ除去フィルタ26に接続された、中間周波数バンドパスフィルタ(IF-BPF)35と、この中間周波数バンドパスフィルタ35に接続されたローパスフィルタ(LPF)33と、このローパスフィルタ(LPF)33と、このローパスフィルタ(LPF)33に接続されたA/D変換器34が接続されている。

[0197]

アンテナ20で受信された髙周波電波は、バンドパスフィルタ23で不必要な 周波数を除去する。この信号は低雑音増幅器により増幅され直交ミキサ25に入 力される。

[0198]

このこの直交ミキサ25において中間周波数に変換された中間周波数は、本発

明のイメージ除去フィルタ回路26により、高周波から中間周波数に変換された ときに生じるイメージ波を十分に除去することができる。

[0199]

次に、イメージ波を除去された信号は次段の中間周波数ミキサ27、ローパスフィルタ33を介してA/D変換器によりデジタル信号化される。後の処理はデジタル信号処理によって処理される。

[0200]

図14は、図13に示した受信システムの要部に送信システムを付加した送受信システムの構成図である。

[0201]

受信(RX)側において、アンテナ20で受けた受信信号はデュプレクサ(DUP) 21、バンドパスフィルタ(BPF)23、低雑音増幅器(LNA)24を介して直交ミ キサ(MIX1)25に入力される。ここで、バンドパスフィルタ(BPF)23は、 所望の帯域近辺の信号を取り込むことを目的としており、イメージ信号をある程 度低減できるものであればよい。

[0202]

次に、直交ミキサ(MIX1)25の出力は各実施形態で説明した広帯域イメージ除去フィルタ回路(IRFC)26に入力される。直交ミキサ(MIX1)25の同相I/直交Qチャネル信号に含まれていたイメージ信号は広帯域イメージ除去フィルタ回路(IRFC)26により低減され、次段の直交ミキサ(MIX2)27に入力される。

[0203]

図14では、広帯域イメージ除去フィルタ(IRFC)26の一方の出力(ここでは同相出力信号 I_{OUT} のみ次段の直交ミキサ(MIX2)27に入力されており、他方の出力(ここでは直交出力信号 Q_{OUT})は廃棄している。しかしながら、場合によっては、両方の出力を用いることも可能である。

[0204]

また、直交ミキサ(MIX2) 27は、ベースバンド信号となった同相I/直交Q信号をA/D変換器に出力する。

[0205]

次に、送信(TX) 側を説明する。先ずベースバンド信号の同相ICH、直交QCH信号が90度移相器、乗算器、加算器からなる直交変調器(QMOD1)28により所望のIF信号に変換される。このIF信号は各実施形態で説明した広帯域イメージ除去フィルタ回路(IRFC)29に入力される。

[0206]

この広帯域イメージ除去フィルタ回路(IRFC)29は、イメージ信号を除去するために用いられているものではなく、IF信号を広帯域にわたり90度移相の異なる同相I/直交Q信号を生成するために用いている。

[0207]

これは、数式(6)、(7)、(10)、(11)、(18)、(19)、(24)、(25)に示す同相出力信号 I_{OUT} 及び直交出力信号 Q_{OUT} を求める式からわかるように、各実施形態の広帯域イメージ除去フィルタ回路の同相出力信号 I_{OUT} 及び直交出力信号 Q_{OUT} の一方を入力し、他方は入力しない場合、互いに90度移相の異なる信号が出力されることを利用したものである。

[0208]

次に、この広帯域イメージ除去フィルタ回路(IRFC)29の出力は、直交変調器(QMOD2)30に入力され、イメージのないRF信号が生成される。この出力されたRF信号は、電力増幅器(PA)31、バンドパスフィルタ(BPF)32、デュプレクサ(DUP)21、アンテナ20を介して空間に出力される。

[0209]

RF用局部発振信号 LO_{RF} 、IF用局部発振信号 LO_{IF} は、受信用同相I/直交Qミキサまたは送信用直交変調器に90度移相器(π /2)を介して入力される。この90度移相器にも、各実施形態で説明した広帯域イメージ除去フィルタ回路を用いることができる。

[0210]

【発明の効果】

以上説明したように本発明は、減算回路及び加算回路を介して移相器を縦列接続することで、広帯域にわたって高精度のイメージ除去フィルタ回路を実現でき

る。またこれをIC化することで無線部に必要なイメージ抑圧等の外部フィルタを 削除できるので、無線部の小型化、低価格化できる。

【図面の簡単な説明】

- 【図1】 本発明の第1の実施形態に係る広帯域高精度イメージ除去フィルタ回路の回路図。
- 【図2】 本発明の第2の実施形態に係る広帯域高精度イメージ除去フィルタ回路の回路図。
- 【図3】 本発明の第3の実施形態に係る広帯域高精度イメージ除去フィルタ回路の回路図。
- 【図4】 本発明の第4の実施形態に係る広帯域高精度イメージ除去フィルタ回路の回路図。
- 【図5】 本発明の第5の実施形態に係る広帯域高精度イメージ除去フィルタ回路の回路図。
- 【図6】 線形化を施した作動回路によるバッファ回路図。
- 【図7】 本発明の第5の実施形態に係る広帯域高精度イメージ除去フィルタ回路のIC化に適した回路図。
- 【図8】 本発明の第6の実施形態に係る広帯域高精度イメージ除去フィルタ回路の回路図。
- 【図9】 本発明の第6の実施形態に係る広帯域高精度イメージ除去フィルタ回路のIC化に適した回路図。
- 【図10】 本発明の第7の実施形態に係る広帯域高精度イメージ除去フィルタ 回路の回路図
- 【図11】 本発明の第7の実施形態に係る広帯域高精度イメージ除去フィルタ 回路のIC化に適した回路図。
- 【図12】 利得を高めた高移相精度移相器の回路図。
- 【図13】 本発明によるイメージ除去フィルタ回路を用いた送信部のブロック図。
- 【図14】 本発明によるイメージ除去フィルタ回路を用いた送受信部のブロック図。

- 【図15】 従来のイメージ除去フィルタ回路の回路図。
- 【図16】 高移相精度移相器の回路図及びその特性図を示し、(a)は回路図
- 、(b)は入力周波数-出力振幅特性図、(c)は入力周波数-出力移相特性図

•

- 【図17】 高移相精度移相器の回路図及びその特性図を示し、(a)は回路図
- 、(b)は入力周波数-出力振幅特性図、(c)は入力周波数-出力移相特性図

•

【図18】 (a)は高移相精度移相器の回路図とブロック図、(b)は高振幅精度移相器の回路図とブロック図。

【符号の説明】

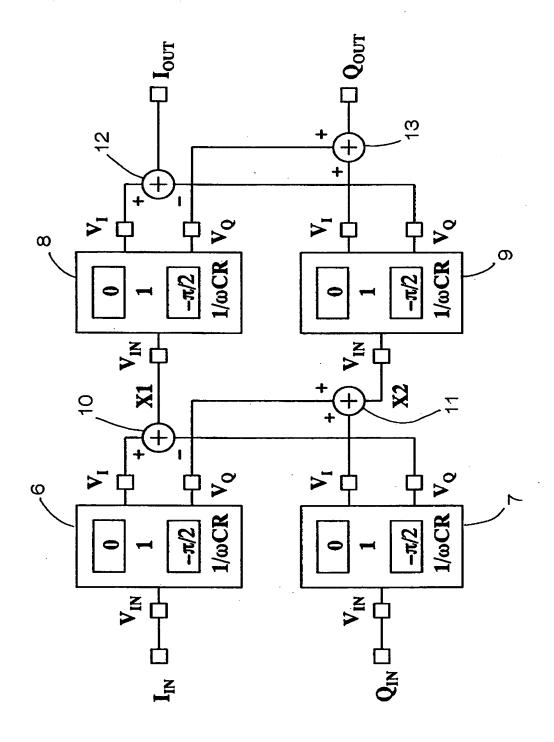
- 1・・・ローカル信号
- 2・・・周波数変換器
- 3・・・90度移相器
- 4・・・90度移相器
- 5・・・加算器
- 6・・・高移相精度移相器
- 7・・・高移相精度移相器
- 8・・・高移相精度移相器
- 9・・・高移相精度移相器
- 10・・・減算回路
- 11・・・加算回路
- 12・・・減算回路
- 13・・・加算回路
- 14・・・高振幅精度移相器
- 15・・・高振幅精度移相器
- 16・・・高振幅精度移相器
- 17・・・高振幅精度移相器
- 18・・・バッファ回路
- 20・・・アンテナ

特2000-203655

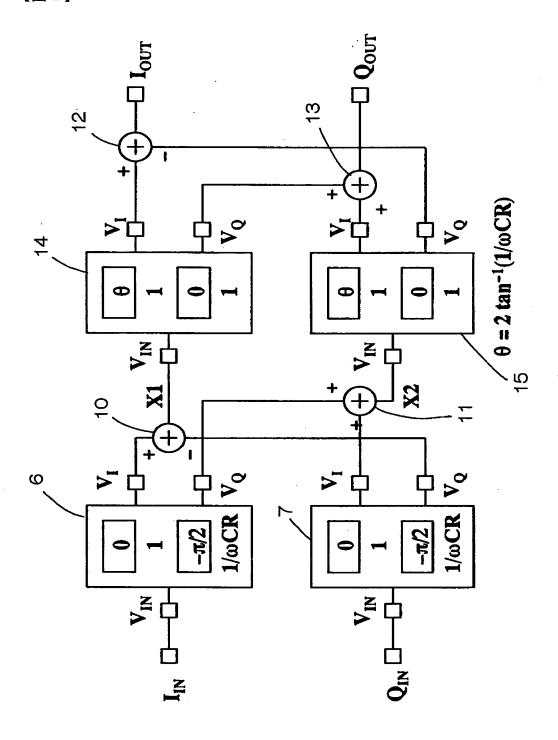
- 21・・・デュプレクサ
- 23・・・バンドパスフィルタ
- 24・・・低雑音増幅器
- 25・・・直交ミキサ
- 26・・・広帯域イメージ除去フィルタ
- 27・・・直交ミキサ
- 28・・・直交変調器
- 29・・・広帯域イメージ除去フィルタ
- 30・・・直交変調器
- 31・・・電力増幅器
- 32・・・バンドパスフィルタ

【書類名】 図面

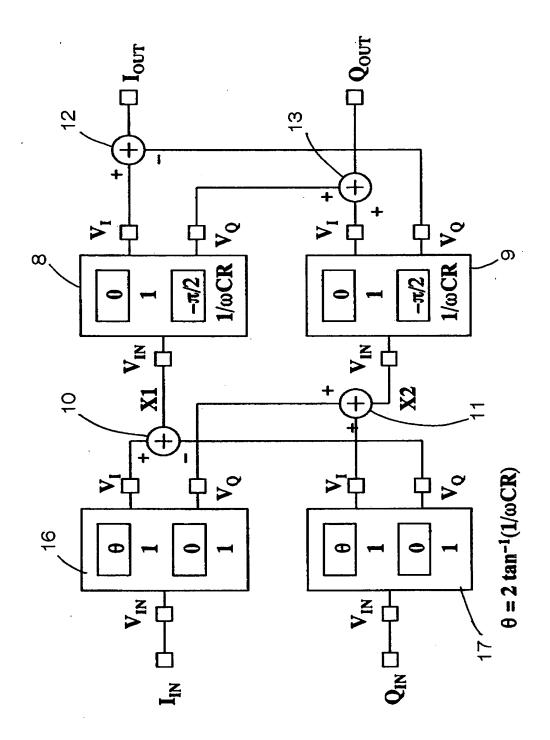
【図1】



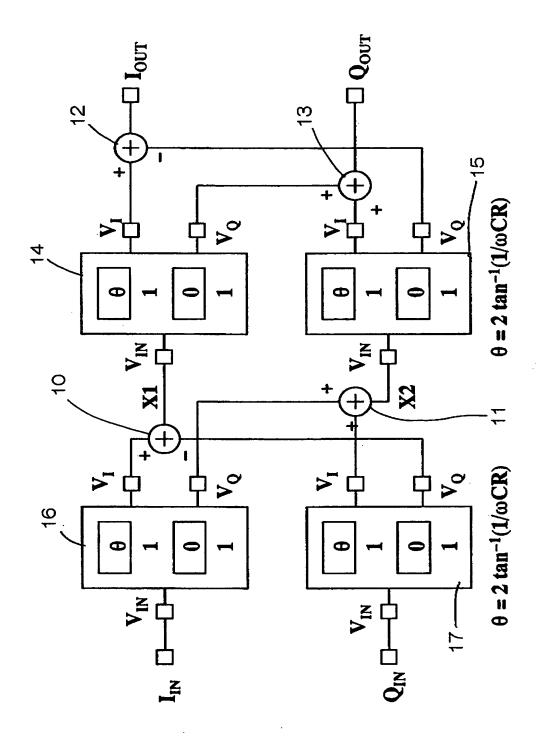
【図2】



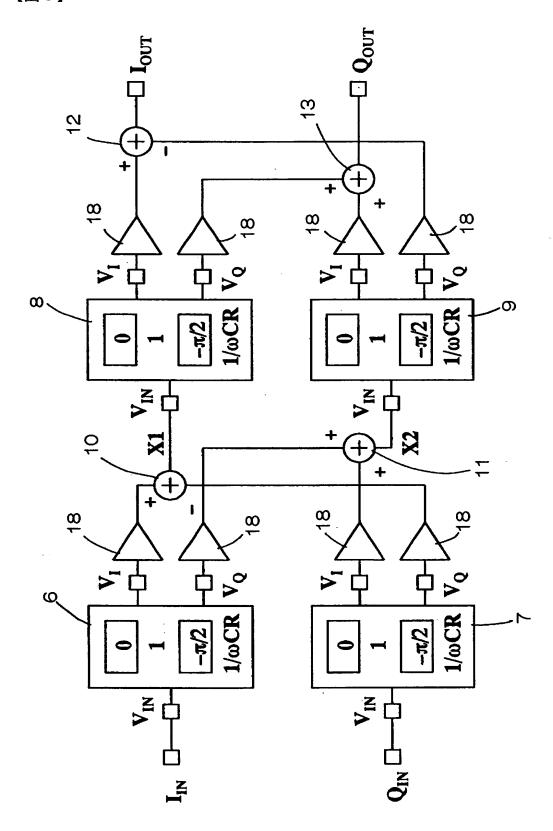
【図3】



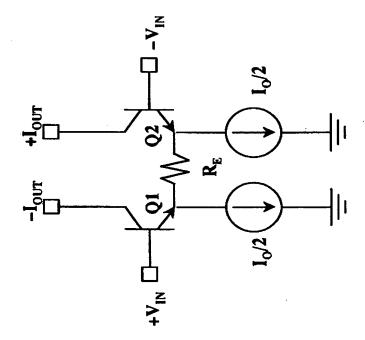
【図4】



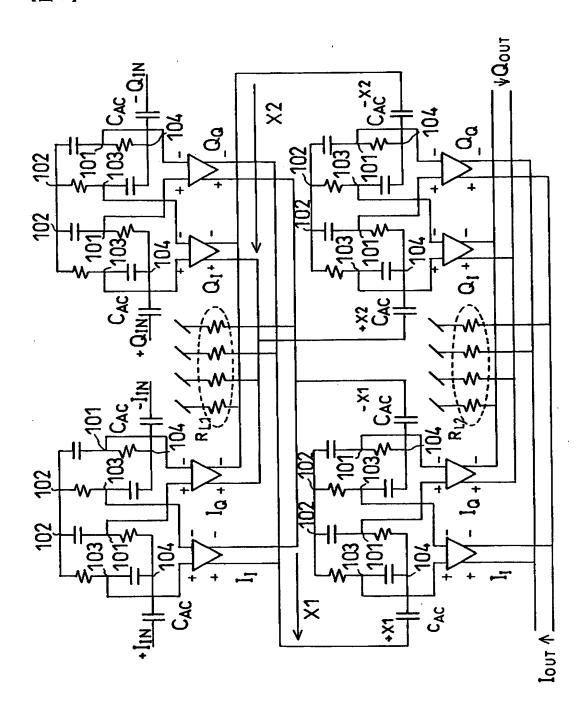
【図5】



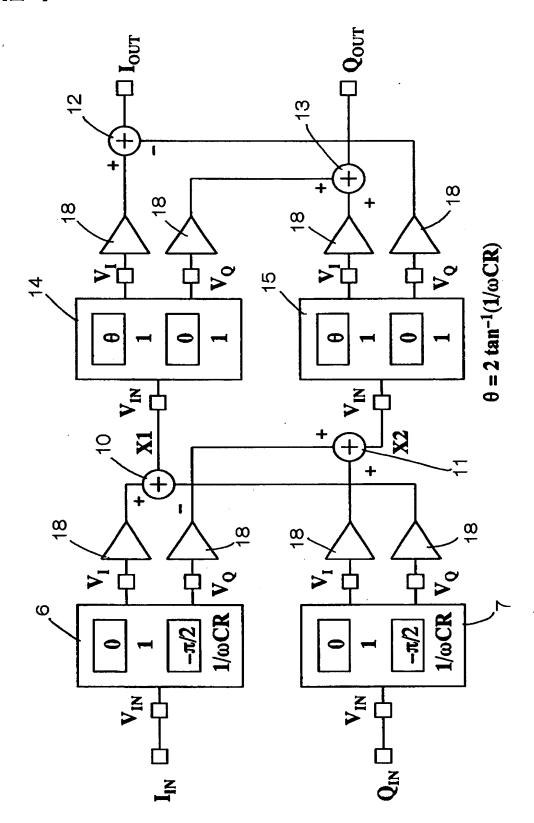
【図6】



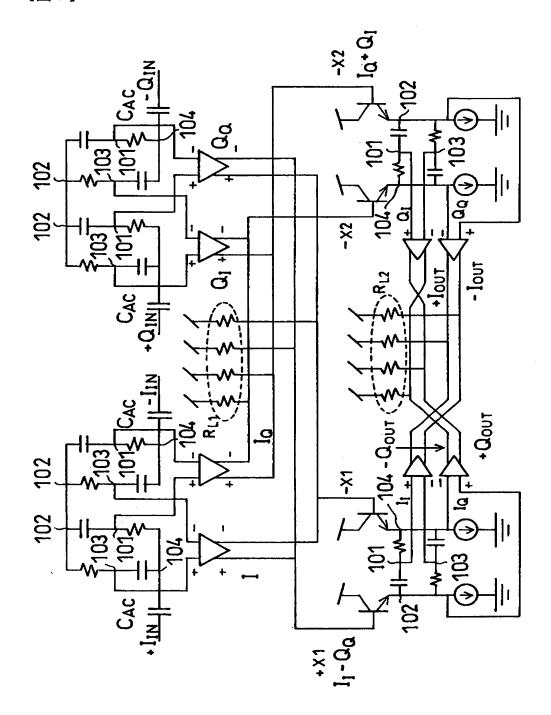
【図7】



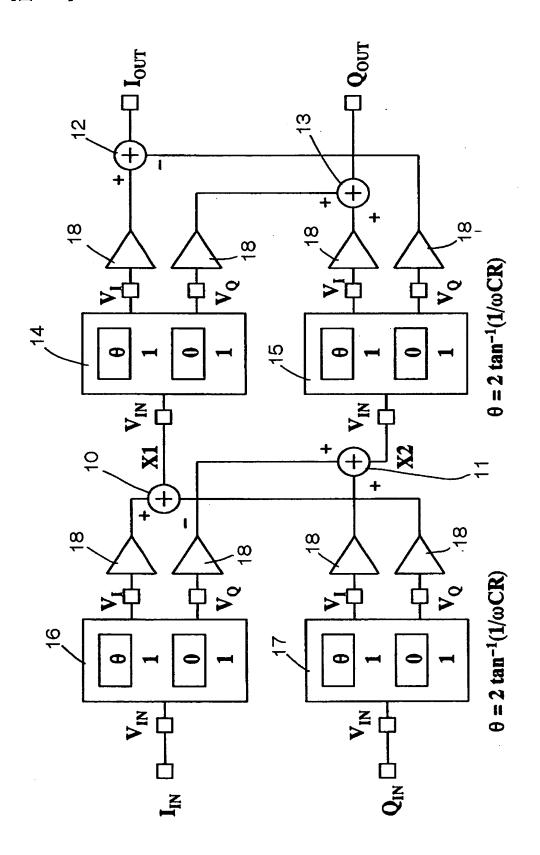
【図8】



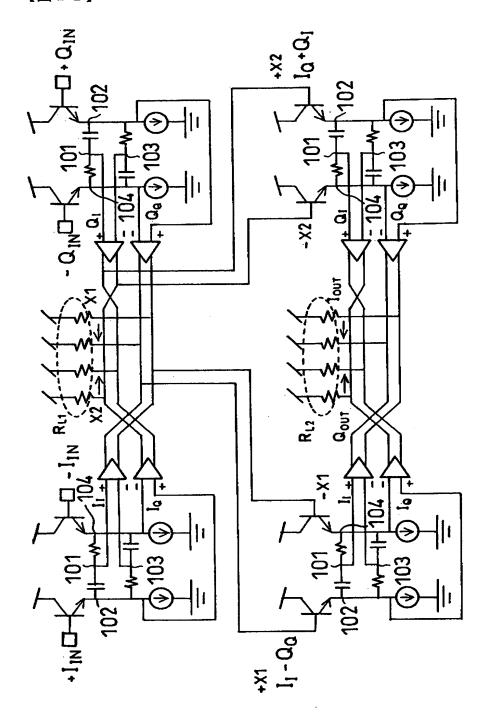
【図9】



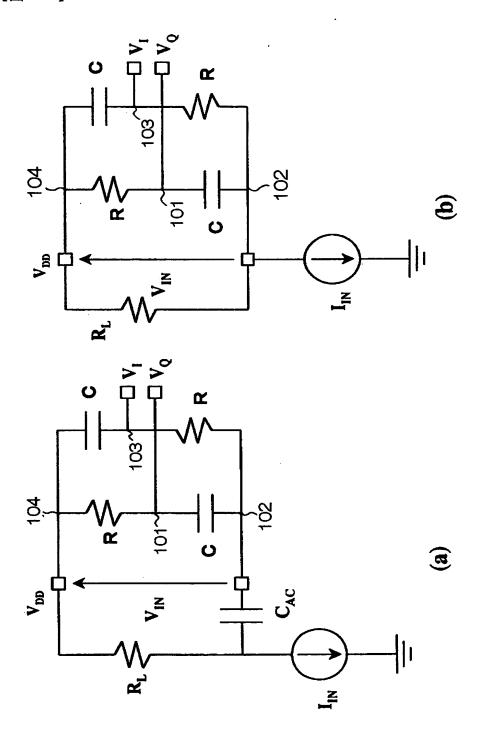
【図10】



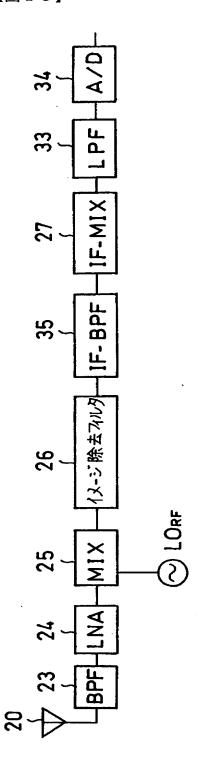
【図11】



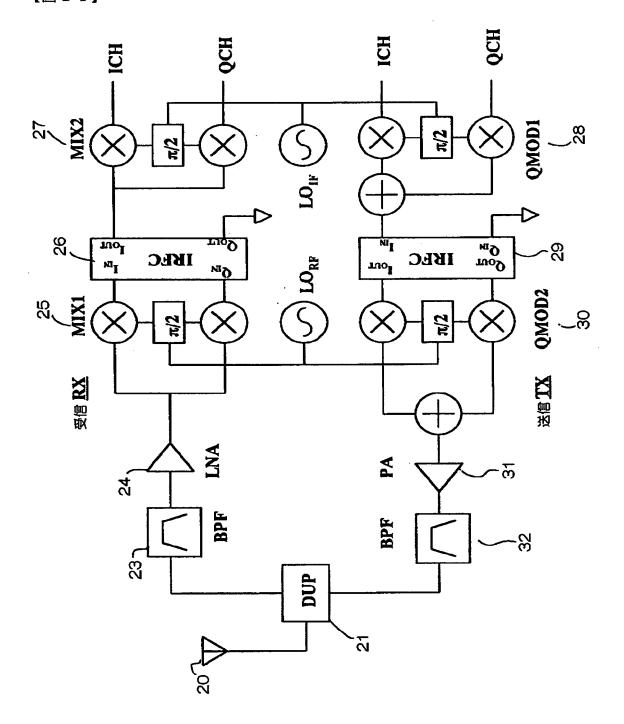
【図12】



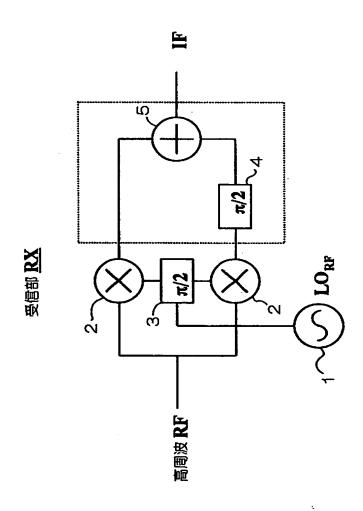
【図13】



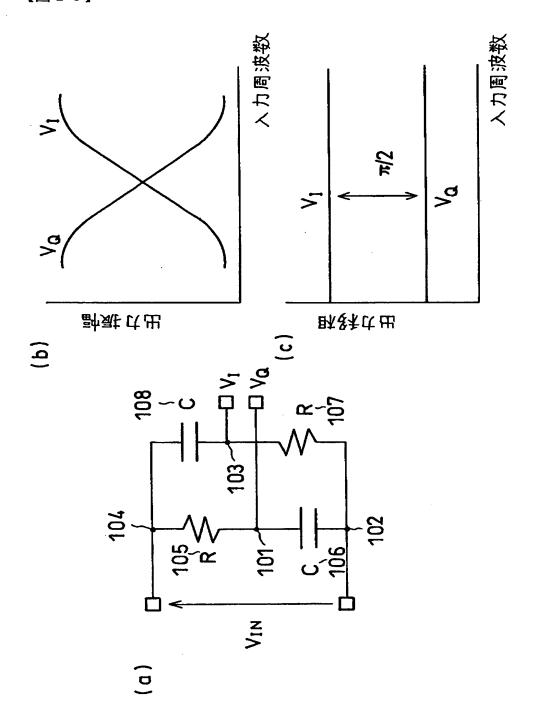
【図14】



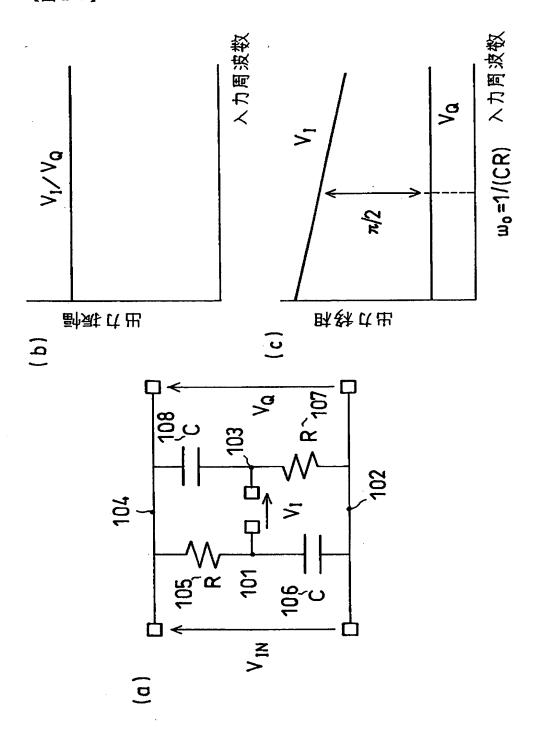
【図15】



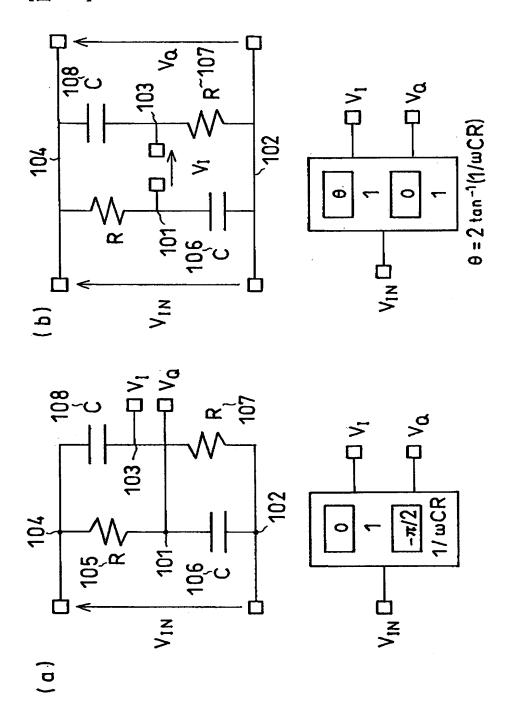
【図16】



【図17】



【図18】



【書類名】 要約書

【要約】

【課題】 イメージ除去フィルタ回路の振幅精度、移相精度を広い周波数範囲に わたり高くする。

【解決手段】 無線機に用いられるイメージ除去フィルタ回路において、抵抗RとキャパシタCのブリッジ回路からなる移相器群6,7と、この移相器群6,7 の後段に接続された減算器10、加算器11を接続し、さらに移相器群8,9を接続する。それぞれ同相出力、直交出力を減算、加算することで広い周波数範囲にわたり移相精度、振幅精度を高くする。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号

[000003078]

1. 変更年月日

1990年 8月22日

[変更理由]

新規登録

住 所

神奈川県川崎市幸区堀川町72番地

氏 名

株式会社東芝